



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

석사학위논문

MPCC를 이용한 토렘폴 브릿지리스
부스트 PFC 컨버터의 인터리빙 기법

고현규

제주대학교 대학원

에너지응용시스템학부 전기공학전공

2024년 02월



MPCC를 이용한 토템폴 브릿지리스 부스트 PFC 컨버터의 인터리빙 기법

이 논문을 공학 석사학위 논문으로 제출함

고 현 규

제주대학교 대학원

에너지응용시스템학부 전기공학전공

지도교수 최 영 준

고현규의 공학 석사학위 논문을 인준함

2023년 12월

심사위원장 김 호 찬

위 원 진 영 규

위 원 최 영 준



Interleaving Method of Totem Pole Bridgeless Boost PFC Converter Using MPCC

Hyun-Gyu Koh

Faculty of Applied Energy System
Electrical Engineering Major
The Graduate School
Jeju National University

Abstract

With the development of the electrical industry, AC-DC power converters are being used in various fields, and power factor correction is especially important in high-power applications. Accordingly, boost Power Factor Correction (PFC) converters are widely used, but conventional boost PFC converters using diode bridges have the problem of significant conduction losses. To solve this problem, various bridgeless PFC converters have been proposed, however the early versions had poor Electromagnetic Interference (EMI) characteristics due to Common Mode (CM) noise, and with continued development, totem-pole bridgeless PFC converters have recently attracted attention. In addition, for unity power factor correction in boost PFC converters, average current mode control and interleaving methods are commonly used. However, these methods have drawbacks such as slow dynamic response, complex implementation, and vulnerability to input voltage distortion. Consequently, Model Predictive Control (MPC) technique has gained recognition. In this paper, a variable sampling time interleaving method based on Finite Control Set Model Predictive Control (FCS-MPC) is proposed to enhance the current shaping capability, power conversion efficiency, power density, and current ripple reduction in totem-pole bridgeless boost PFC converters.

The proposed method is based on FCS-MPC and has the advantage of being able to include nonlinear constraints among MPC. However, the ON/OFF switching of the switches is determined through model-based cost function comparisons, resulting in a variable switching frequency without the need for a separate modulator. Therefore, it is difficult to apply the conventional interleaving method using the phase shift of the existing Pulse Width Modulation (PWM) carrier wave. Accordingly, in order to reduce current ripple, a method was proposed to generate independent switching states for the two phases by varying the sampling time of the Model Predictive Current Control (MPCC) for single-phase current control. The proposed method was verified through real experiments on a 3.3kW totem-pole bridgeless boost PFC converter prototype.

목 차

그림 목차	iv
표 목차	vi
I. 서 론	1
1.1 연구 배경 및 목적	1
II. 부스트 PFC 컨버터	3
2.1 부스트 PFC 컨버터 토폴로지	3
2.1.1 브릿지 다이오드 부스트 PFC 컨버터	3
2.1.2 브릿지리스 부스트 PFC 컨버터	4
2.1.3 세미-브릿지리스 부스트 PFC 컨버터	6
2.1.4 토템폴 브릿지리스 부스트 PFC 컨버터	8
2.2 토템폴 브릿지리스 PFC 컨버터의 전류 제어 기술	9
2.2.1 스위칭 모드	9
2.2.2 평균 전류 모드 제어 기법	10
2.2.3 인터리빙 기법	17
III. 제안하는 전류 제어 기법	20
3.1 단상 토템폴 브릿지리스 PFC 컨버터의 모델 예측 전류 제어기 설계	22
3.2 2상 토템폴 브릿지리스 PFC 컨버터의 제안하는 인터리빙 기법	25
3.2.1 제안하는 가변 샘플링 타임 인터리빙 기법의 조건	30
3.2.2 가변 샘플링 타임에 따른 각 스위칭 상태의 간격 길이 계산	32
IV. 성능 검증 및 분석	36
4.1 최적 샘플링 타임 변수 선정	36
4.2 실험 결과 및 분석	39
V. 결론	44
참고문헌	45

그림 목 차

Fig. 2.1 Conventional boost PFC converter.	3
Fig. 2.2 Bridgeless boost PFC converter.	4
Fig. 2.3 Operation modes of bridgeless boost PFC converter: (a) and (b) in positive half cycle, (c) and (d) in negative half cycle.	5
Fig. 2.4 Semi-bridgeless boost PFC converter.	6
Fig. 2.5 Operation modes of semi-bridgeless boost PFC converter: (a) and (b) in positive half cycle, (c) and (d) in negative half cycle.	7
Fig. 2.6 Totem-pole bridgeless boost PFC converter.	8
Fig. 2.7 Operation modes of totem-pole bridgeless boost PFC converter: (a) and (b) in positive half cycle, (c) and (d) in negative half cycle.	11
Fig. 2.8 Equivalent circuit of totem-pole bridgeless boost PFC converter. (a) Positive half cycle, (b) Negative half cycle.	13
Fig. 2.9 Equivalent circuit of totem-pole bridgeless boost PFC converter represented by a control switch S_{con} and a synchronous switch S_{syn} . (a) Control switch S_{con} is ON, (b) Control switch S_{con} is OFF.	13
Fig. 2.10 Voltage-current control block diagram and circuit of totem-pole bridgeless boost PFC converter.	16
Fig. 2.11 Voltage-current control block diagram and totem-pole bridgeless boost PFC converter circuit using interleaving method.	18
Fig. 2.12 Waveform of two-phase inductor current interleaving effect.	19
Fig. 3.1 FCS-MPC block diagram [35].	21
Fig. 3.2 Switching operation according to cost function comparison of inductor current.	21
Fig. 3.3 Diagram of the proposed control method for a single-phase totem-pole bridgeless boost PFC converter.	24
Fig. 3.4 Diagram of the proposed control method for a two-phase totem-pole bridgeless boost PFC converter.	26
Fig. 3.5 Inductor current switching operation waveform according to cost function comparison of the proposed interleaving method.	28
Fig. 3.6 Inductor current switching period waveform of the proposed interleaving method.	29
Fig. 3.7 One switching period of two-phase inductor current waveform of the proposed interleaving method.	30

Fig. 4.1	Comparison of peak-to-peak ripple in A one period.	37
Fig. 4.2	Simulation waveform of the input voltage and input current.	
	(a) Without applying the proposed interleaving method,	
	(b) With applying the proposed interleaving method.	38
Fig. 4.3	Experimental setup of totem-pole bridgeless boost PFC converter prototype.	39
Fig. 4.4	Experimental waveform of model predictive current control for PFC.	
	(a) Without applying the proposed interleaving method,	
	(b) With applying the proposed interleaving method.	40
Fig. 4.5	Experimental waveform of the comparison between proposed method and conventional method.	
	(a) Without applying the proposed interleaving method,	
	(b) With applying the proposed interleaving method,	
	(c) Conventional interleaving method.	41
Fig. 4.6	Measurements of the power factor at different load conditions.	42
Fig. 4.7	Transient response of input current i_{L-} and output voltage V_o under load fluctuation from 75% to 100% load.	43

표 목 차

Table 3.1 The interval of B one period according to the switching state of the two phases in A	34
Table 4.1 Electrical parameter of the PFC converter.	36
Table 4.2 Ripple rate of input current.	42

I. 서론

1.1 연구 배경 및 목적

전기 산업의 발전으로 인해 AC-DC 전력변환 장치는 전기 자동차용 차량 탑재형 충전기 (On-Board Charger; OBC), 에너지 저장 시스템 (Energy Storage System; ESS), 네트워크 서버와 통신용 전원 공급 장치, 무정전 전원 공급 장치 (Uninterruptible Power System; UPS) 등 많은 고 전력 응용 분야에서 널리 사용되고 있다. 이에 따라 [1-8] 등 다양한 연구들이 진행되었다. 하지만 AC-DC 변환을 위해 다이오드 브릿지 정류 회로만으로 구성된 수동 역률 보상 장치를 사용할 경우 고조파가 발생하여 전압과 전류의 왜곡을 초래하고, 상당한 양의 무효 전력이 발생한다. 이로 인해 주변 회로의 오작동 및 수명 단축 등의 문제가 발생하며, 이러한 고조파 및 무효전력의 발생은 유효 전력의 비효율적인 사용으로 이어져 경제적 손실이 야기된다. 따라서 이러한 고조파와 역률에 대해 세계적으로 IEC-61000-3-2에 따른 등급별 표준을 준수해야 하며, 이를 위해 역률 보정 (Power Factor Correction; PFC) 컨버터가 사용된다 [9].

PFC 컨버터의 종류로는 Buck, Boost 및 Buck-Boost 컨버터로 구성된다 [10]. 위에서 언급한 컨버터에서, 부스트 PFC 컨버터는 양호한 전자기 간섭 (Electromagnetic Interference; EMI) 특성으로 인해 고조파 왜곡 수준을 최소화하고 단일 역률을 달성하기 위해 연속 전도 모드로 동작하는 중-고 전력(400W ~ 수 kW) 응용 분야에서 널리 사용된다 [11, 12].

하지만 다이오드 브릿지를 사용한 부스트 PFC의 경우 입력 브릿지 다이오드의 전도 손실과 전력 밀도 같은 문제로 전도 손실을 줄이고 효율을 향상시키기 위해 [13-16] 와 같이 브릿지리스 PFC 컨버터가 제안되어왔다. 그러나 이 기술의 초기 버전은 입력 전압이 음의 상태일 때 스위칭 주파수 성분과의 공통 모드 (Common Mode; CM) 노이즈로 인해 EMI 특성이 좋지 못했다 [14]. 이러한 문제점을 해결하기 위해 다양한 토폴로지가 제안되고 있으며, 그중 우수한 CM 노이즈 특성을 갖는 토렘폴 브릿지리스 PFC 컨버터가 각광받고 있다 [17].

반면 부스트 PFC 컨버터에서 전류 성형 제어를 위해 일반적으로 평균 전류 모드 제어가 사용되고 있다. 또한, 전력 변환 장치의 인덕터와 스위칭 소자를 병렬로 사용함으로써 정격 전류를 낮춰 인덕터의 크기를 작게 하고, 전류 리플을 저감 시켜 고조파 왜형률 (Total Harmonic Distortion; THD)을 개선하기 위해 펄스 폭 변조 (Pulse Width Modulation; PWM)의 반송파 위상 천이를 이용한 인터리빙이라고 하는 기법이 사용된다 [18-21].

하지만 평균 전류 모드 제어와 인터리빙 기법을 통한 제어 방법은 다중 피드백 구조와 추가적인 PWM의 필요성으로 동적 응답이 느리다는 단점을 가지며, 제어기의 구현을 위해 파라미터 조정이 불가피하다. 또한, 입력 전압 왜곡에도 취약하고 고정된 스위칭 주파수로 제어하기 때문에 효율 향상에도 어려움이 존재한다 [22]. 이에 따라 마이크로프로세서의 발전으로 예측 제어방법과 같은 새로운 제어 전략들이 연구되고 있다. 이러한 예측 제어방법 중 거의 모든 전력변환 장치의 제어를 위해 연구되고 있는 모델 예측 제어 (Model Predictive Control; MPC)라는 기술이 주목받고 있다 [23, 24].

따라서 본 논문에서는 MPC 기술을 기반한 토렘폴 브릿지리스 부스트 PFC 컨버터의 전류 성형 제어기법을 제안한다. 하지만 제안하는 MPC 기반 모델 예측 전류 제어 (Model Predictive Current Control; MPCC)는 별도의 변조기 없이 스위칭 신호를 구현하는 특징과 가변적인 스위칭 주파수의 특징으로 PWM 반송파의 위상 천이를 통한 기존의 인터리빙 기법을 구현하기 어렵다는 문제점을 가진다. 이에 따라 본 논문에서는 전류 리플 저감을 목표로 MPC 기술 기반의 MPCC로 구현되는 가변 샘플링 타임 인터리빙 기법을 제안하고 이론적 분석을 수행한다. 또한, 시제품을 이용한 실험 결과를 통해 제안한 기법의 타당성을 검증하고 분석한다.

논문의 나머지 부분은 다음과 같이 구성한다. 2장은 부스트 PFC 컨버터의 토폴로지와 전류 제어 기술을 제공한다. 3장은 전류 제어를 위한 모델 예측 전류 제어의 비용함수를 설계하고 제안하는 인터리빙 기법에 대한 내용과 이론적 분석을 제공한다. 4장은 3.3kW 토렘폴 브릿지리스 부스트 PFC 컨버터 시제품을 이용한 실험 결과를 통해 제안한 기법의 타당성 검증 및 분석을 진행한다. 마지막으로 5장은 논문의 내용을 정리하고 마무리한다.

II. 부스트 PFC 컨버터

2.1 부스트 PFC 컨버터 토폴로지

2.1.1 브릿지 다이오드 부스트 PFC 컨버터

브릿지 다이오드 부스트 PFC 컨버터는 Fig. 2.1과 같이 나타나며, 그림에 나와있는 단상 부스트 PFC 컨버터가 가장 일반적인 토폴로지이다. 이 토폴로지는 브릿지 정류 다이오드와 부스트 컨버터가 결합된 형태로 이루어져 있다. 브릿지 다이오드 부스트 PFC는 능동 스위치 소자의 수가 적어 구동이 간편하다는 장점이 있다. 하지만 입력 브릿지 다이오드의 도통 손실이 크며 이러한 손실로 인해 높은 효율을 달성하기 어렵다는 단점이 있다. 따라서 높은 효율을 달성하기 위해 다이오드 브릿지를 제거하고 브릿지리스 구조로 전환하는 추세이다 [17].

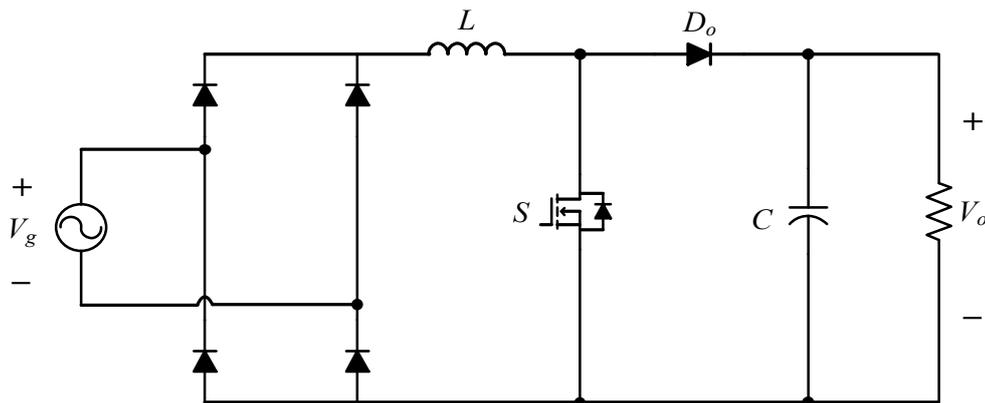


Fig. 2.1 Conventional boost PFC converter.

2.1.2 브릿지리스 부스트 PFC 컨버터

브릿지리스 부스트 PFC 컨버터는 Fig. 2.2와 같은 구조로 이루어져 있으며, 기존 부스트 PFC 컨버터의 다이오드 브릿지 도통 손실을 줄이고 기존 부스트 PFC 컨버터의 효율을 향상시키는 접근 방식으로 제안되었다. Fig. 2.3은 브릿지리스 부스트 PFC 컨버터의 회로 동작을 보여준다. 이때, 양의 반 주기 동안 회로 동작은 Fig. 2.3(a)와 Fig. 2.3(b)와 같다. 양의 반 주기에서는 S_1 이 제어 스위치로 동작하고 S_2 는 켜진 상태로 유지한다. 반대로 음의 반 주기에서는 S_2 가 제어 스위치로 동작하고 S_1 을 켜진 상태로 유지하는데 이는 Fig. 2.3(c)와 Fig. 2.3(d)와 같다. 이러한 동작으로 기존 부스트 PFC 컨버터 대비 도통 경로의 다이오드 수가 감소하여 도통 손실을 줄일 수 있으며 효율 향상을 기대할 수 있다. 그러나 전력 변환기의 무게, 크기 및 비용을 증가시키는 추가적인 인덕터가 필요하다. 또한, 이 브릿지리스 PFC 컨버터는 양의 반 주기 동안에는 스위치 S_2 의 바디 다이오드를 통해 접지되어 0 전압을 유지한다. 하지만 음의 반 주기 동안 스위칭 주파수 성분을 갖는 출력 전압과 같은 진폭으로 맥동하므로 CM EMI 노이즈가 매우 크다는 단점이 존재한다 [25, 26].

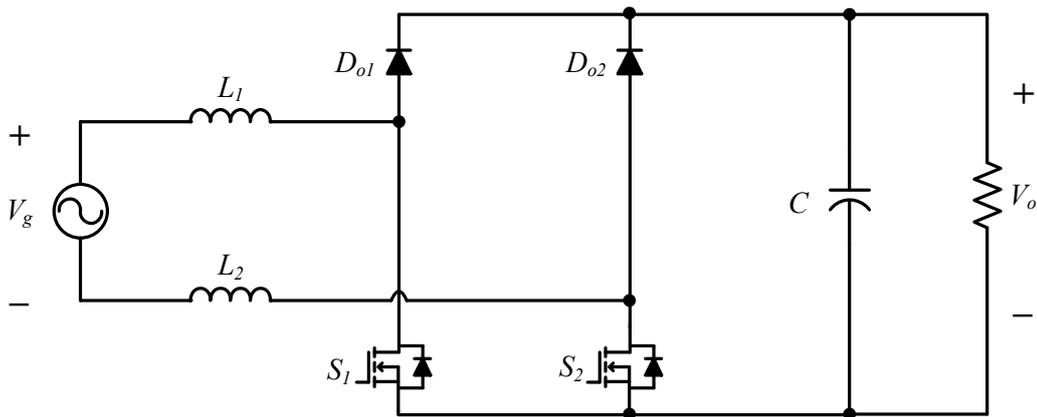


Fig. 2.2 Bridgeless boost PFC converter.

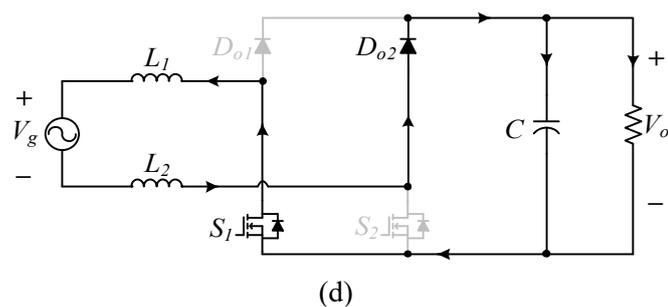
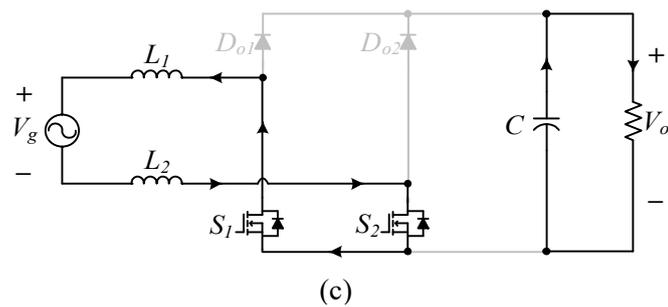
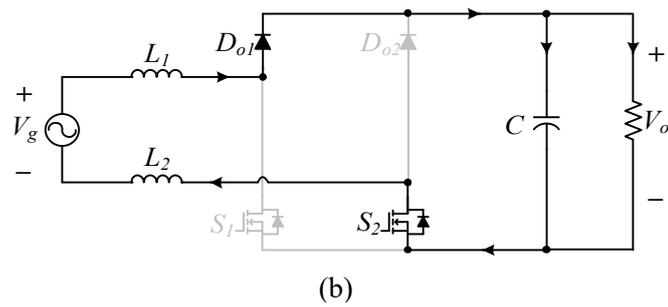
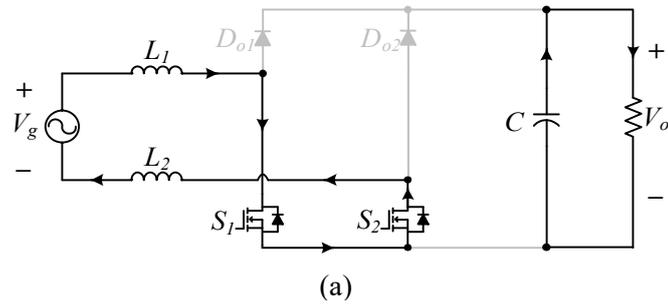


Fig. 2.3 Operation modes of bridgeless boost PFC converter:
 (a) and (b) in positive half cycle, (c) and (d) in negative half cycle.

2.1.3 세미-브릿지리스 부스트 PFC 컨버터

세미-브릿지리스 PFC 컨버터는 브릿지리스 부스트 PFC 컨버터의 단점인 CM 노이즈에 의한 EMI 특성을 개선하기 위한 회로로 Fig. 2.4와 같은 구조를 가진다. 그림에서 볼 수 있듯, 브릿지리스 부스트 PFC 컨버터 회로에 입력 측의 접지와 출력 측의 접지 사이에 다이오드 D_{g1} , D_{g2} 를 추가시킨 형태이다. 이러한 형태로 입력 전압의 양의 주기에는 D_{g1} 을 통해 출력 접지가 계통에 연결되며, 음의 주기에는 출력 접지가 D_{g2} 를 통해 계통과 연결되어 CM 노이즈를 억제할 수 있다. 또한, 스위치의 역 병렬 다이오드 D_{g1} , D_{g2} 를 통해 전체 전류가 병렬의 경로를 가지고 흐르기 때문에 기존 부스트 PFC 컨버터에 비해 손실이 줄어드는 장점을 가진다 [27, 28]. Fig. 2.5는 세미-브릿지리스 부스트 PFC 컨버터의 회로 동작을 보여준다. 하지만 인덕터 전류가 입력 정류 다이오드 D_{g1} 과 D_{g2} 중 하나의 다이오드만 도통 되어 기존 부스트 PFC 컨버터에 비해 도통 손실은 절반이지만 무시할 수 없는 수준의 도통 손실을 가지고 있다. 또한 추가적인 인덕터가 필요하지만 두 개의 인덕터는 입력 전압의 반주기마다 번갈아 동작하기 때문에 이용률이 절반이 되는 단점을 가지고 있다.

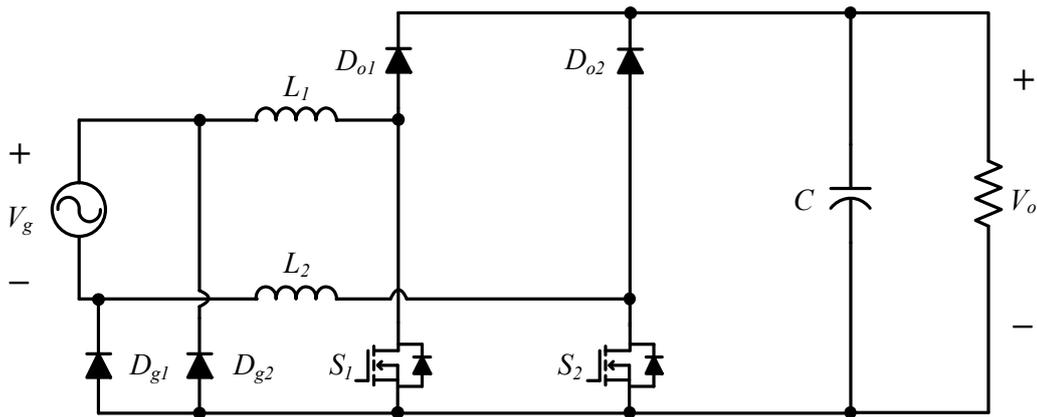
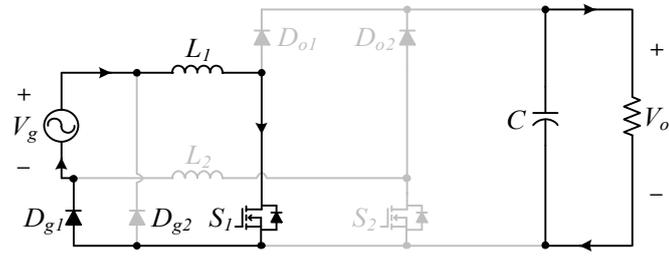
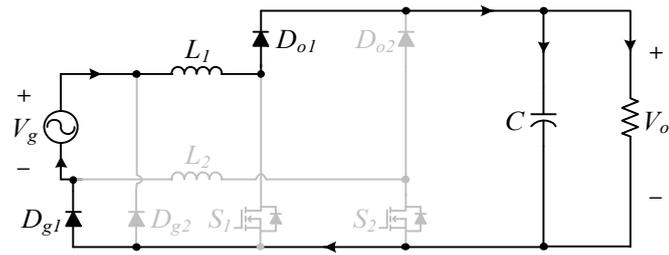


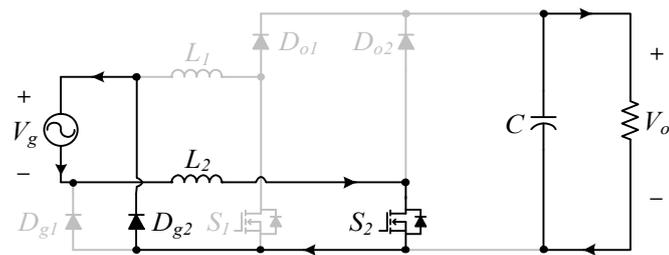
Fig. 2.4 Semi-bridgeless boost PFC converter.



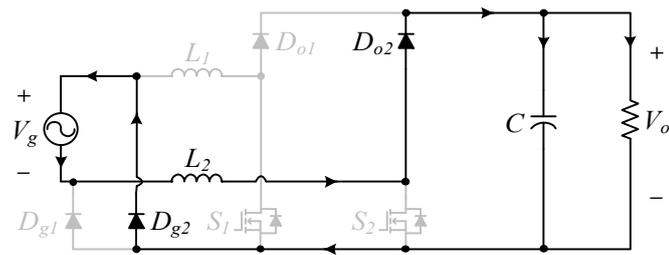
(a)



(b)



(c)



(d)

Fig. 2.5 Operation modes of semi-bridgeless boost PFC converter: (a) and (b) in positive half cycle, (c) and (d) in negative half cycle.

2.1.4 토렘폴 브릿지리스 부스트 PFC 컨버터

Fig. 2.6는 토렘폴 브릿지리스 부스트 PFC 컨버터의 회로이다. 토렘폴 브릿지리스 부스트 PFC 컨버터는 전류가 흐를 때 두 개의 능동 소자만을 통과하므로 다른 토폴로지와 비교하였을 때 전도 손실이 작다는 특징이 있으며, 출력이 각 계통 반 주기 동안 느린 다이오드나 스위치에 의해 입력에 고정되어 CM 간섭 문제를 해결하기 때문에 CM 노이즈 특성이 우수하다 [29], [30]. 그뿐만 아니라 양방향 동작이 가능하여 ESS 및 전기자동차용 OBC와 같이 양방향이 필요한 애플리케이션에도 적용할 수 있다. 이러한 이유로 토렘폴 브릿지리스 부스트 PFC 컨버터는 현재 인기를 얻고 있다 [17].

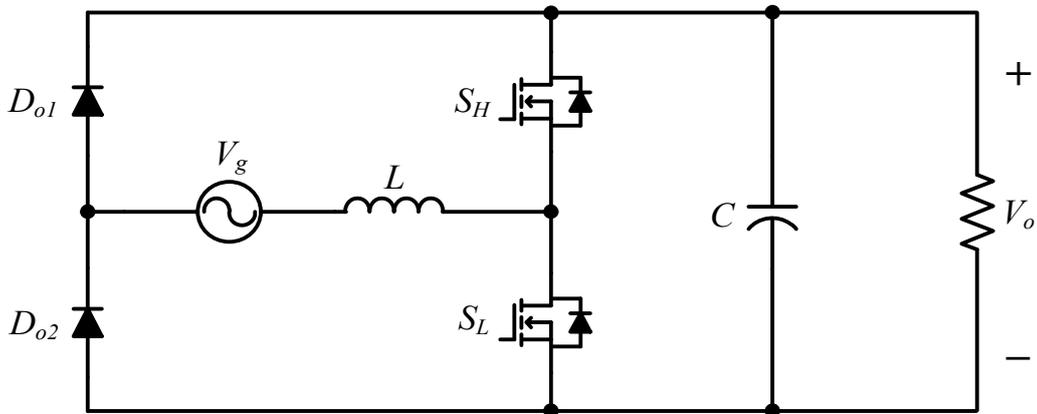


Fig. 2.6 Totem-pole bridgeless boost PFC converter

2.2 토렘폴 브릿지리스 부스트 PFC 컨버터의 전류 제어 기술

2.2.1 스위칭 모드

부스트 PFC 컨버터를 다양한 부하 조건에서 전력변환 효율을 향상시키고 정현파 입력 전류를 생성하기 위한 스위칭 전도 방식으로 연속 전도 모드 (Continuous Conduction Mode; CCM), 불연속 전도 모드 (Discontinuous Conduction Mode; DCM), 임계 전도 모드 (Critical Conduction Mode; CrM) 세 가지 방법이 주로 사용된다 [31].

DCM에서 인덕터 전류는 인덕터 전류가 0일 때 스위치가 ON되어 스위칭 손실을 줄일 수 있다는 장점이 존재하지만, 스위칭 주기마다 인덕터 전류가 0으로 되돌아감으로써 불연속적으로 제어된다. 그 결과 높은 전류 리플과 위상에 따라 스위칭 주파수가 변하고 입력 전류 왜곡이 심하여 입력 고조파 규정을 만족시키기 어려우므로 300W 미만의 전력 수준에 사용되며 더 복잡한 EMI 필터링이 필요하다 [14].

CrM은 CCM과 DCM의 경계에서 동작한다. 전류 레퍼런스 와 전류 값이 동일하면 스위칭을 중단하고 인덕터 전류가 0일 때 스위치가 ON 되기 때문에 스위칭 손실이 낮다. 또한 인덕터 전류의 피크 값과 RMS 값이 DCM에 비해 감소한다 [32]. 하지만 가변 주파수에서 동작하며 DCM과 동일하게 입력 전류 리플이 크기 때문에 CCM보다 고조파 왜곡이 높아 입력 필터 사이즈가 커야하는 단점이 있다.

CCM은 전류가 고정된 스위칭 주파수로 인덕터를 통해 지속적으로 흐르며 정현파 형태로 제어된다. 따라서 이 방법은 전류의 피크 값이 낮기 때문에 전도 손실이 줄어들고 스위치에 대한 요구사항도 상대적으로 작다 [33].

결론적으로 부스트 PFC 컨버터의 CrM 및 DCM 동작은 저전력 및 중간 전력 애플리케이션에 최적이다. 반면, 부스트 PFC 컨버터의 CCM 동작은 최소 비용 및 크기 측면에서 중간 및 고 전력 애플리케이션에 최적이다 [34]. 따라서 본 논문에서 사용하는 3.3kW의 컨버터의 스위칭 모드로써 CCM을 사용한다.

2.2.2 평균 전류 모드 제어 기법

토탈폴 브릿지리스 PFC 컨버터의 전류 성형 제어를 위해 가장 널리 사용되는 평균 전류 모드 제어기의 설계를 위해 모델링에는 다음과 같은 가정을 한다.

- 1) 출력 전압 V_o 에는 DC 성분만 포함되어 있다.
- 2) 스위칭 주파수는 입력 전압 주파수보다 충분히 높고 입력 전압은 한 스위칭 기간 동안 일정하다고 가정한다.
- 3) 컨버터는 CCM에서 동작한다.

Fig. 2.7은 브릿지리스 PFC 컨버터 중 하나인 토탈폴 브릿지리스 부스트 PFC 컨버터의 스위칭 동작에 대한 전류 도통 경로를 보여준다. 여기서 V_L 은 인덕터에 인가되는 전압, i_L 은 인덕터를 통해 흐르는 전류, V_g 는 입력 전압, S_H 와 S_L 은 스위칭 주파수에 따라 상보적으로 동작하는 능동 스위치, D_{o1} 과 D_{o2} 는 계통 전압 주파수와 동일하게 동작하는 정류 다이오드. C 는 출력 커패시터, L 은 인덕터, i_C 는 커패시터로 흐르는 전류, R 은 부하, V_o 은 출력 전압, i_o 는 출력 전류를 의미한다.

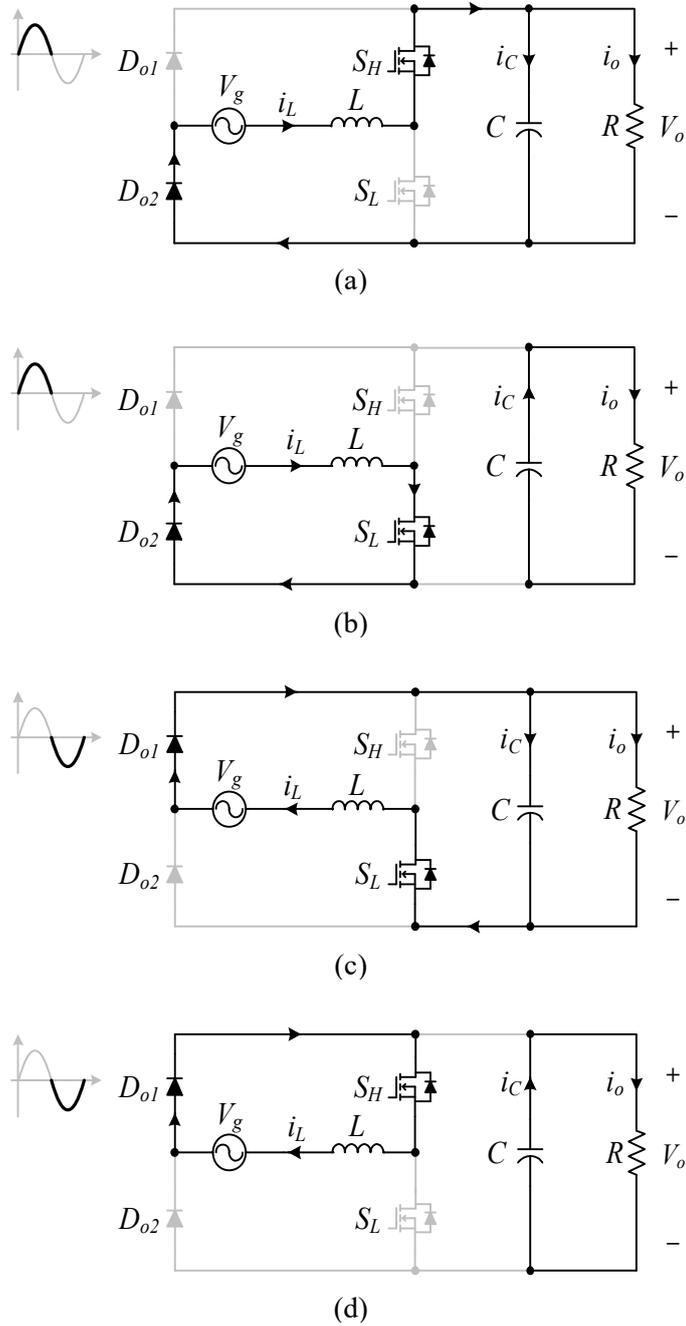


Fig. 2.7 Operation modes of totem-pole bridgeless boost PFC converter: (a) and (b) in positive half cycle, (c) and (d) in negative half cycle.

Fig. 2.7(a)와 Fig. 2.7(b)는 V_g 의 양의 반 주기에서의 상황을 보여준다. 이 경우 정류 다이오드 D_{o2} 를 통해 정류가 된다. Fig. 2.7(a)는 S_H 가 켜진 동작 모드를 보여준다. AC 측에서 DC 측으로 전원이 공급되는 정류 상황에서는 전류 흐름이 제시된 바와 같으므로 인덕터 전압 V_L 은 음의 값을, 인덕터 전류 i_L 은 음의 기울기를 가진다. 정류된 전류는 DC 링크 커패시터를 충전하고 부하에 전원을 공급한다. Fig. 2.7(b)는 S_L 이 켜지면서 V_L 은 양의 값, i_L 은 양의 기울기를 가진다. 이 모드에서는 DC 링크 커패시터 C 가 방전되어 부하에 전류를 공급한다.

Fig. 2.7(c)와 Fig. 2.7(d)는 V_g 가 음의 반 주기에서의 상황을 보여준다. 이 경우 정류 다이오드 D_{o1} 을 통해 정류가 된다. Fig. 2.7(c)는 스위치 S_L 이 켜지고 V_L 이 양의 값을, i_L 은 양의 기울기를 갖는 동작 모드를 보여준다. Fig. 2.7(a)에서와 같이 정류된 전류는 DC 링크 커패시터를 충전하고 부하에 전류를 공급한다. Fig. 2.7(d)는 스위치 S_H 가 ON되어 V_L 이 음의 값을, i_L 은 양의 기울기를 갖는 동작 모드를 보여준다. Fig. 2.7(b)에서와 같이 DC 링크 커패시터 C 가 방전되어 부하에 전류를 공급한다.

따라서 Fig. 2.8과 같이 양의 반 주기와 음의 반 주기 동안 입력 전압의 등가 회로로 나타낼 수 있다. 등가 회로는 동기식 부스트 컨버터를 생성한다. 여기서 양의 반 주기 동안 S_L 은 제어 스위치로 동작하고 S_H 는 동기 스위치로 동작한다. 반대로, 음의 반주기 동안 S_H 는 제어 스위치로 동작하고 S_L 은 동기 스위치로 동작한다. 이러한 동작을 제어 스위치 S_{con} 과 동기 스위치 S_{sym} 로 Fig. 2.9처럼 나타낼 수 있다. 나타낸 Fig. 2.9(a)와 Fig. 2.9(b)의 등가회로는 평균 전류 모드 제어 제어기 설계에 사용한다.

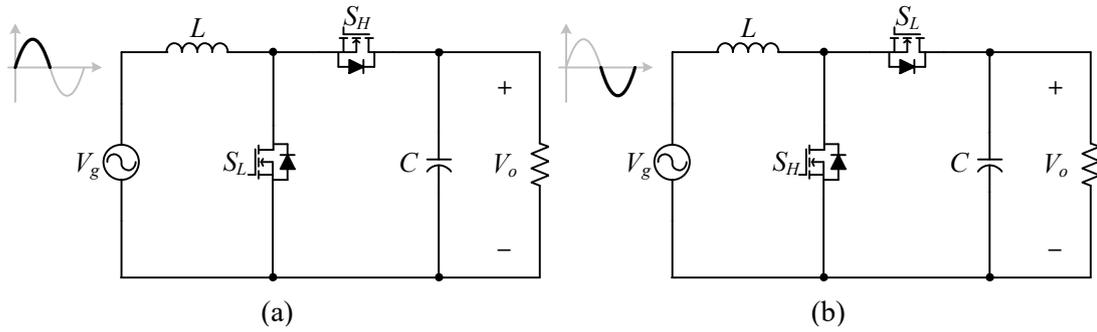


Fig. 2.8 Equivalent circuit of totem-pole bridgeless boost PFC converter.
 (a) Positive half cycle, (b) Negative half cycle.

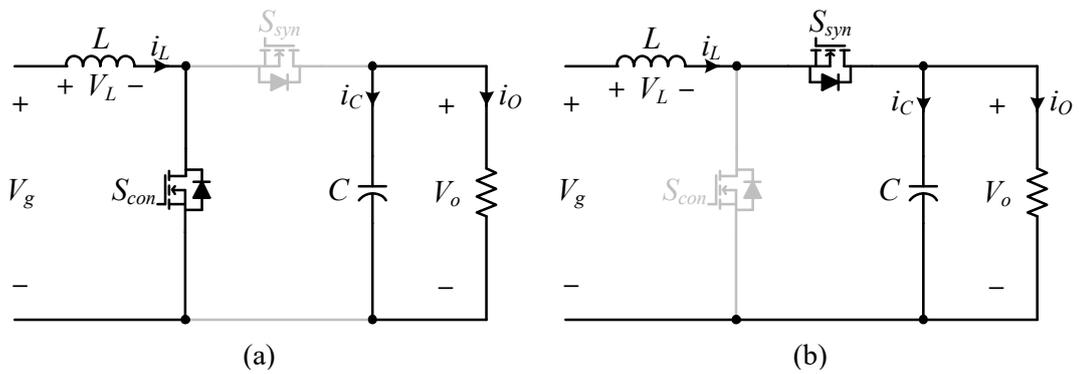


Fig. 2.9 Equivalent circuit of totem-pole bridgeless boost PFC converter represented by a control switch S_{con} and a synchronous switch S_{syn} .
 (a) Control switch S_{con} is ON, (b) Control switch S_{con} is OFF.

인덕터에 인가되는 전압과 커패시터에 흐르는 전류는 다음과 같다.

$$\begin{aligned} V_L &= L \frac{di_L}{dt} = V_g \\ i_C &= C \frac{dv_o}{dt} = -\frac{V_o}{R} \end{aligned} \quad S_{con} \text{ is ON} \quad (2.1)$$

$$\begin{aligned} V_L &= L \frac{di_L}{dt} = V_g - V_o \\ i_C &= C \frac{dv_c}{dt} = i_L - \frac{V_o}{R} \end{aligned} \quad S_{con} \text{ is OFF} \quad (2.2)$$

단일 스위칭 기간 동안의 평균 방정식은 식 (2.1)과 식 (2.2)에 듀티비 D 를 대입하면 식 (2.3)과 같다. 결과적으로 이러한 방정식은 인덕터의 voltage second balance와 커패시터의 charge balance로 인해 0이 된다.

$$\begin{aligned} D' &= 1 - D \\ \left\langle L \frac{di_L}{dt} \right\rangle &= 0 = DV_g + D'(V_g - V_o) \\ \left\langle C \frac{dv_c}{dt} \right\rangle &= 0 = -D \frac{V_o}{R} + D' \left(i_L - \frac{V_o}{R} \right) = D' i_L - \frac{V_o}{R} \end{aligned} \quad (2.3)$$

또한, 평균 변수를 대신호의 직류 성분과 소신호 교류 변동 성분으로 식 (2.4)와 같이 표현한다.

$$\begin{aligned} \langle i_L(t) \rangle &= i_L + \hat{i}_L \\ \langle V_g(t) \rangle &= V_g + \hat{v}_g \\ \langle V_o(t) \rangle &= V_o + \hat{v}_o \\ \langle D(t) \rangle &= D + \hat{d} \\ \langle D'(t) \rangle &= D' - \hat{d} \end{aligned} \quad (2.4)$$

여기서 \hat{i}_L 은 인덕터 전류 i_L 의 변동 성분, \hat{v}_g 는 입력 전압 V_g 의 변동 성분, \hat{v}_o 는 출력 전압 V_o 의 변동 성분 그리고 \hat{d} 는 듀티비 D 의 변동 성분을 의미한다.

대신호 성분과 소신호 교류 변동 성분으로 대체한 결과는 식 (2.5)와 같다.

$$\begin{aligned} L\frac{d}{dt}\langle i_L(t)\rangle &= 0 = \langle D(t)\rangle\langle V_g(t)\rangle + \langle D'(t)\rangle(\langle V_g(t)\rangle - \langle V_o(t)\rangle) \\ C\frac{dv_o}{dt} &= 0 = \langle D'(t)\rangle\langle i_L(t)\rangle - \frac{\langle V_o(t)\rangle}{R} \end{aligned} \quad (2.5)$$

식 (2.5)를 토탈폴 브릿지리스 PFC 컨버터의 전달함수를 구하기 위해 Laplace 도메인으로 변환하면 식 (2.6)와 같다.

$$\begin{aligned} sL\hat{i}_L &= \hat{v}_g - D'\hat{v}_o + V_o\hat{d} \\ sC\hat{v}_o &= D'\hat{i}_L - \frac{\hat{v}_o}{R} - i_L\hat{d} \end{aligned} \quad (2.6)$$

따라서 식 (2.7)과 식 (2.8)과 같은 전달함수로 나타낼 수 있으며 $G_{id}(s)$ 는 듀티-인덕터 전류 전달함수를, $G_{vi}(s)$ 는 전류-출력 전압의 관계식으로 정리할 수 있다. Fig. 2.10의 전류 제어기 C_i 는 전달함수 식 (2.7)을 사용하여 설계되고, 전압 제어기 C_v 는 전달함수 식 (2.8)을 사용하여 설계된다.

$$G_{id}(s) = \frac{\hat{i}_L(s)}{\hat{d}(s)} = \frac{(CV_o)s + 2D'i_L}{(LC)s^2 + \frac{L}{R}s + D'^2} \quad (2.7)$$

$$G_{vi}(s) = \frac{\hat{v}_o(s)}{\hat{i}_L(s)} = \frac{-(Li_L)s + D'V_o}{(CV_o)s + 2D'i_L} \quad (2.8)$$

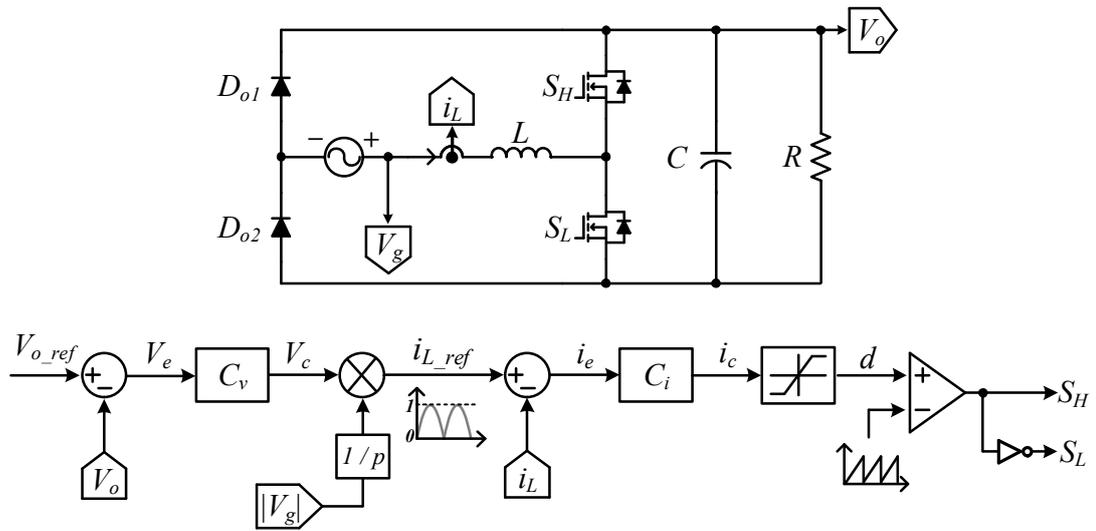


Fig. 2.10 Voltage-current control block diagram and circuit of totem-pole bridgeless boost PFC converter.

2.2.3 인터리빙 기법

Fig. 2.11은 2상 토렘폴 브릿지리스 부스트 PFC 컨버터 및 인터리빙 기법 블록 다이어그램을 나타낸다. Fig. 2.11에서 볼 수 있듯, 2개의 인덕터와 스위칭 주파수로 동작하는 4개의 스위치 S_{1H} , S_{1L} , S_{2H} , S_{2L} 와 입력 주파수로 동작하는 다이오드 D_{o1} , D_{o2} 2개로 시스템이 구성된다. 이는 두 개의 단상 동기 부스트 PFC 컨버터를 병렬로 구성한 회로이다. 또한, 토렘폴 브릿지리스 부스트 PFC 컨버터의 인터리빙 기법은 다음과 같은 과정을 가진다. 전압 제어를 통해 생성된 전류 지령을 상의 수로 나누어 (2상의 경우 1/2, N상의 경우 1/N) 센싱 한 전류와 생성된 전류 지령의 오차를 0으로 하는 전류 제어기의 출력인 듀티 d 를 생성한다. 생성된 듀티 d 와 $360^\circ/N$ 으로 위상 천이한 N개의 PWM 캐리어 파형과 비교한다. 그 결과 두 상의 게이팅 신호는 180° 의 위상차를 가지게 되어 인터리빙 효과를 얻을 수 있다. 예를 들어 2상의 경우 0° 와 180° 2개의 위상차를 인가해 주면 되는데, 스위치 S_{1H} 과 S_{1L} , S_{2H} 과 S_{2L} 는 상보적으로 동작하고 180° 의 위상차를 가지기 때문에 Fig. 2.12와 같은 인터리빙 효과를 얻게 된다.

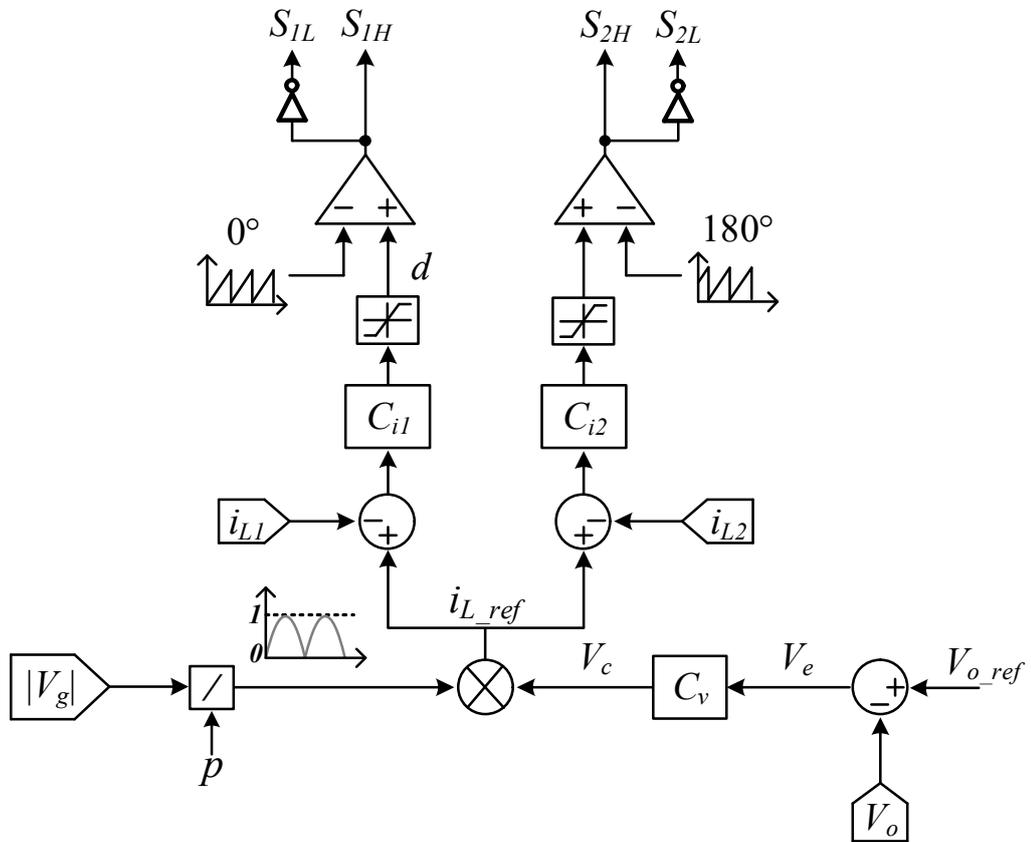
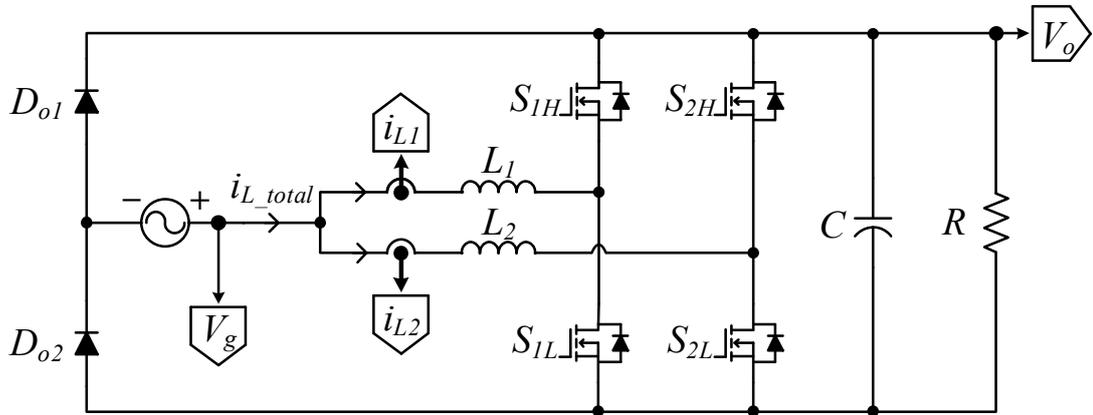


Fig. 2.11 Voltage-current control block diagram and totem-pole bridgeless boost PFC converter circuit using interleaving method.

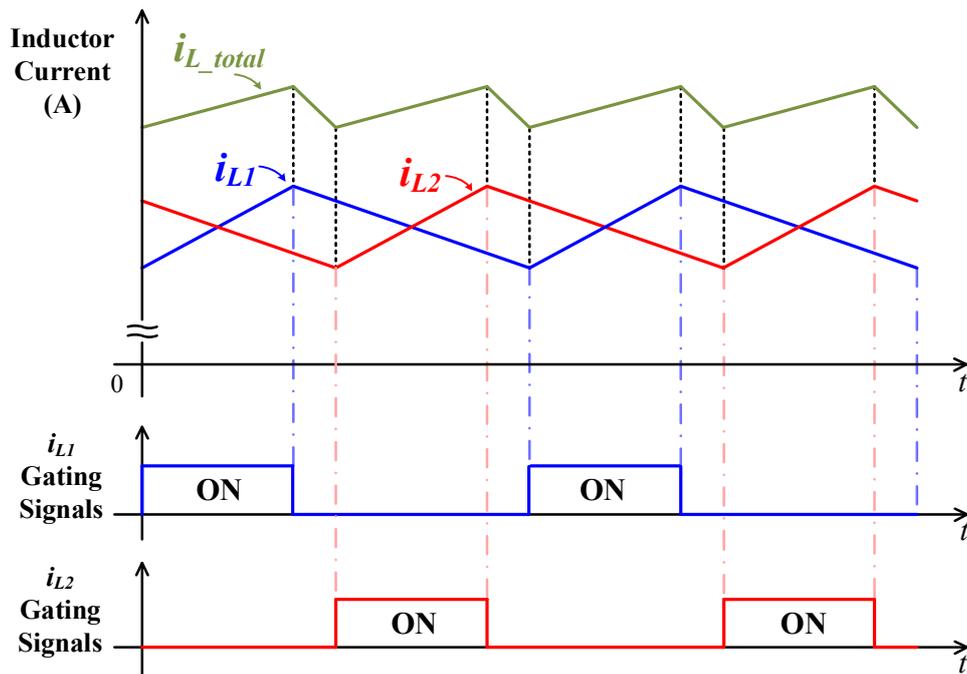


Fig. 2.12 Waveform of two-phase inductor current interleaving effect.

하지만 앞서 서론에서 언급했듯, 평균 전류 모드 제어와 함께 인터리빙 기법을 사용하는 선행 연구의 제어기법은 다중 피드백 구조와 다중 PWM의 필요성으로 인한 복잡한 구조, 제어기 구현을 위한 파라미터 조정의 필요성, 동적 응답이 느린 특징, 입력 전압 왜곡에 취약하고 효율 개선에 한계가 있다는 단점들이 존재한다.

III. 제안하는 전류 제어 기법

2장에서 기술한 제어 기법은 다중 피드백 구조와 다중 PWM의 필요성으로 동적 응답이 느림, 입력 전압 왜곡에 취약, 제어기를 구현하기 위해 파라미터 조정이 불가피한 단점들이 존재한다. 따라서 최근에는 전력변환기의 제어를 위해 새롭고 빠른 마이크로프로세서가 사용되고 있으며, 새로운 제어 전략의 개발이 연구되고 있다. 연구되고 있는 제어 전략들 중 하나로 MPC라는 기술이 최근 각광받고 있다. MPC 기술 중에서 유한 제어 세트 모델 예측 제어(Finite Control Set-Model Predictive Control; FCS-MPC)는 최적의 제어를 달성할 수 있는 능력, 빠른 동적 응답, 시스템의 비선형 제약 조건을 쉽게 포함할 수 있는 능력, 상이한 시스템 요구사항을 제어기에 통합할 수 있는 유연성 등으로 인해 관심이 높아지고 있다 [35-38].

FCS-MPC는 이산 시간 모델로부터 미래 값을 예측하고 비용함수를 비교한 후 기준값과 예측값 사이의 오차가 작은 스위칭 상태를 선택하여 제어를 수행한다. 즉, FCS-MPC에서 제어기에 의해 선택된 조작 변수는 이산적이며 유한 세트로 제한된 컨버터의 스위치를 의미한다. 이에 대한 그림은 Fig. 3.1과 같다.

이러한 특징으로 기존의 제어 기법과 달리 제어 이득 설계 및 조정이 불필요하다 [39, 40]. 또한, FCS-MPC는 비용 함수 비교 시간인 샘플링 타임 T_s 마다 스위칭을 수행하지 않기 때문에 스위칭 주파수가 샘플링 주파수보다 낮아 스위칭 손실을 줄일 수 있어 효율 향상을 위한 제어방법으로 적합하다 [22]. 따라서 본 논문에서는 토렘폴 브릿지리스 부스트 PFC 컨버터의 전류 성형 제어를 위해 FCS-MPC를 기반한 MPCC를 사용한다.

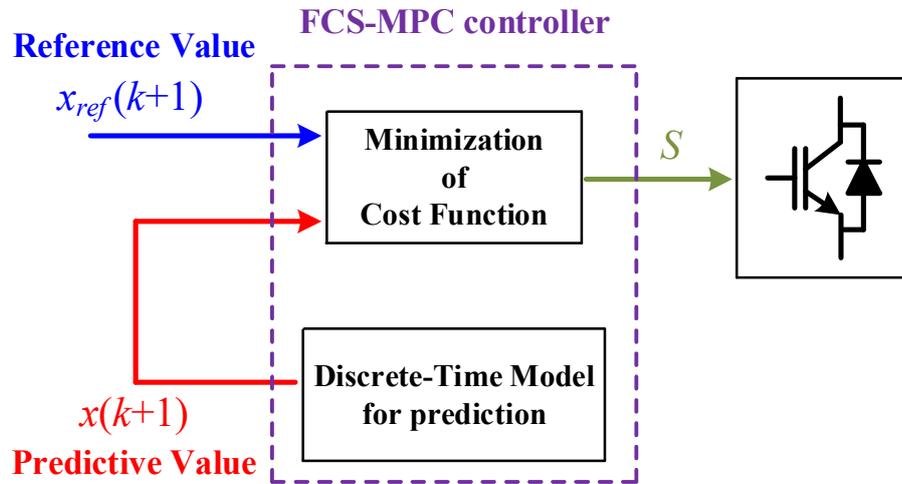


Fig. 3.1 FCS-MPC block diagram [35].

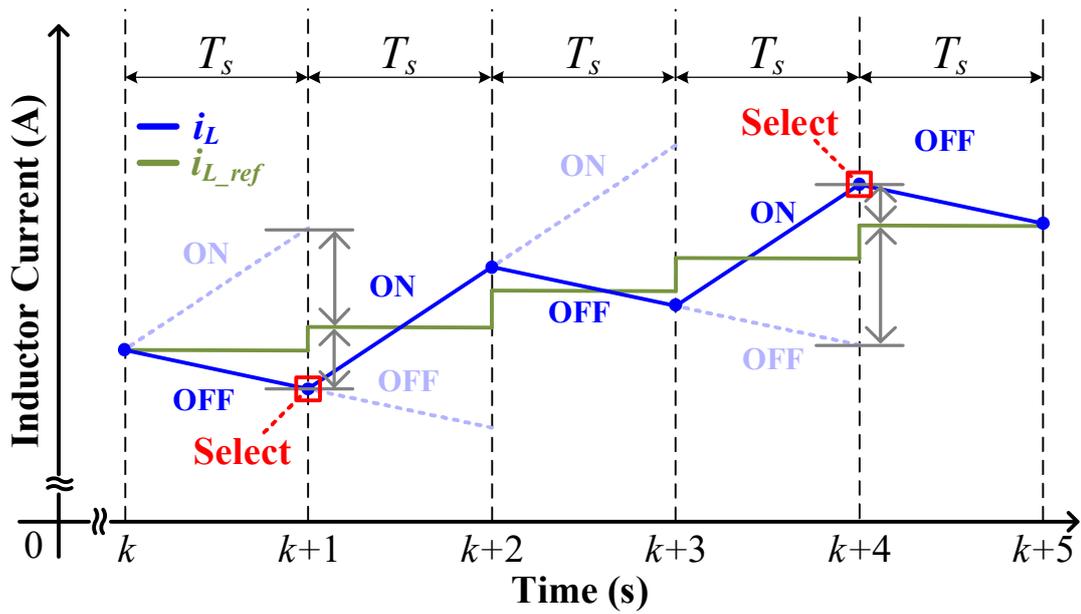


Fig. 3.2 Switching operation based on cost function comparison of inductor current.

3.1 단상 토렘폴 브릿지리스 PFC 컨버터의 모델 예측 전류 제어기 설계

전류 성형 제어를 위한 MPC는 Fig. 3.2와 같이 샘플링 타임 내에 서로 다른 스위칭 상태 조건에서 다음 주기의 전류를 예측하고, 비용함수 비교를 통해 예측 변수인 인덕터 전류 $i_L(k+n)$ 와 기준 값 $i_{L_{ref}}(k+n)$ 를 비교하여 오차가 작은 스위칭 상태를 선택한다.

MPC 비용함수는 Fig. 2.7의 등가회로의 회로 방정식에서 도출된다. 제어 스위치 S_{con} 의 ON과 OFF에 대한 키르히호프 법칙에 따른 회로 방정식으로 인덕터에 흐르는 전류의 변화에 대해서 나타내면 다음과 같이 식 (3.1)로 표현된다.

$$L \frac{di_L}{dt} = V_g, S_{con} \text{ is ON} \quad (3.1)$$

$$L \frac{di_L}{dt} = V_g - V_o, S_{con} \text{ is OFF}$$

여기서 V_g 는 입력 전압, V_o 은 출력 전압, L 은 인덕턴스 값, i_L 은 인덕터 전류를 의미한다.

식 (3.1)의 연속 시간 모델 (Continuous time model)로 나타나 있는 입력 전류 미분 형태를 포워드 오일러 (Forward euler) 방법으로 나타내면 식 (3.2)와 같은 이산 시간 모델 (Discrete time model)로 나타낼 수 있다.

$$\frac{di_L}{dt} = \frac{i_L(k+1) - i_L(k)}{T_s} \quad (3.2)$$

여기서 T_s 는 샘플링 타임이다.

식 (3.1)과 (3.2)를 통해 다음 주기의 인덕터 전류는 식 (3.3)과 같이 표현된다.

$$i_L(k+1) = \begin{cases} i_{L_{on}}(k+1) = i_L(k) + \frac{V_g}{L} T_s \\ i_{L_{off}}(k+1) = i_L(k) + \frac{V_g - V_o}{L} T_s \end{cases} \quad (3.3)$$

위의 식들을 사용하여 MPCC의 ON/OFF 비용함수는 다음과 같이 표현된다.

$$g = |i_{L_{ref}}(k+1) - i_L(k+1)| \quad (3.4)$$

식 (3.3)과 식 (3.4)를 제어 블록 다이어그램으로 표현하면 Fig. 3.3과 같다. Fig. 3.3에서 전압 제어기는 식 (2.8)을 사용하여 설계하며, 제안하는 MPCC를 통해 전류를 제어한다. 또한, 식 (3.4)의 비교인 비용함수 비교를 통해 스위칭 상태를 결정하며 게이팅 신호가 출력으로 나온다.

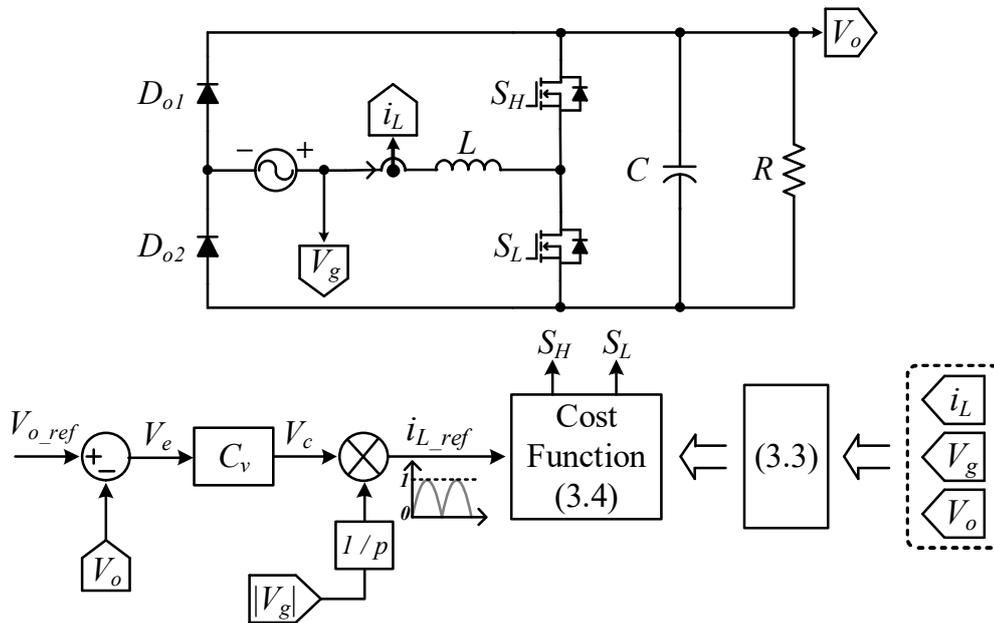


Fig. 3.3 Diagram of the proposed control method for a single-phase totem-pole bridgeless boost PFC converter.

3.2 2상 토템폴 브릿지리스 PFC 컨버터의 제안하는 인터리빙 기법

MPCC 기반 전류 성형 제어는 MPC 기술 중 하나인 FCS-MPC를 기반으로 하기 때문에 가변 스위칭 주파수와 별도의 변조기를 사용하지 않는 특징으로 PWM의 반송파 위상천이를 통한 기존의 인터리빙 기법을 적용시키기 어렵다. 이런 문제점을 극복하기 위해 이산 시간 모델로부터 예측된 미래 값과 비용함수의 비교점인 샘플링 타임에 가중치를 부여하여 스위칭 주기를 변경하여 두 상의 스위칭 상태가 독립적으로 동작하도록 하여 인터리빙 효과를 구현하는 방법을 제안한다.

Fig 3.4는 제안한 방법을 사용하여 제어되는 2상 토템폴 브릿지리스 부스트 PFC 컨버터로 구성된 회로를 보여준다. Fig. 3.4에서 볼 수 있듯 두 상의 스위칭 소자를 제어하기 위해 두 개의 MPCC 블록이 있다. 출력 전압 V_o 은 레퍼런스 $V_{o.ref}$ 를 추적하고 전압 보상기 C_v 를 통해 제어되어 AC 입력 전류 레퍼런스를 생성한다. 각 상의 인덕터 전류(i_{L1} , i_{L2})는 각 MPCC 블록을 통해 개별적으로 제어되어 정현파 인덕터 전류를 형성한다. 두 위상의 인터리빙 효과를 구현하기 위해 하나의 MPCC의 비용함수 비교 시간인 샘플링 타임을 변경하여 제어한다.

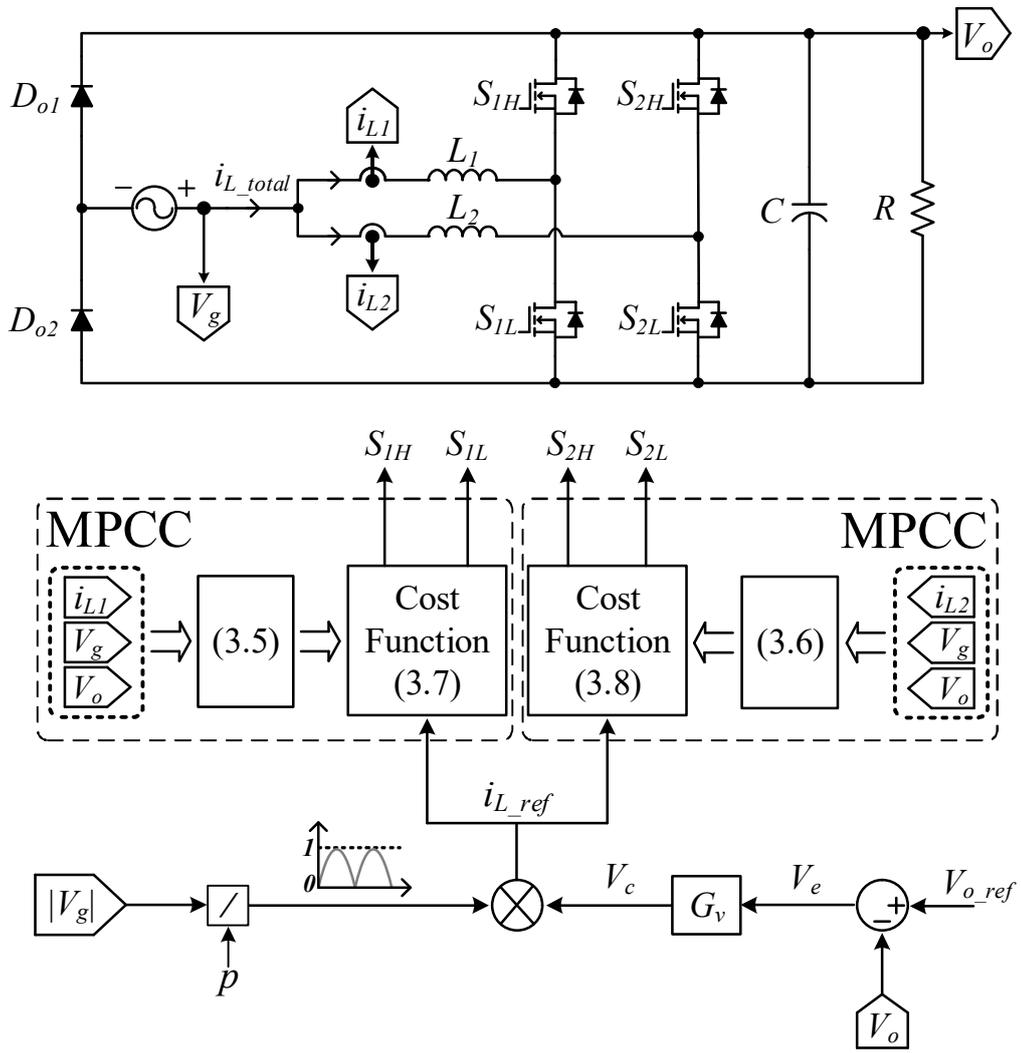


Fig. 3.4 Diagram of the proposed method for a two-phase totem-pole bridgeless boost PFC converter.

제안한 방법을 설명하기 위해 먼저 두 MPCC의 비용함수를 도출한다. 인덕터 L_1 상의 스위칭 ON/OFF 상태에 따라 표현하면 식 (3.5)와 같다.

$$i_{L1}(k_1+1) = \begin{cases} i_{L1_on}(k_1+1) = i_{L1}(k_1) + \frac{V_g}{L_1} T_{s_L1} \\ i_{L1_off}(k_1+1) = i_{L1}(k_1) + \frac{V_g - V_o}{L_1} T_{s_L1} \end{cases} \quad (3.5)$$

여기서 T_{s_L1} 은 L_1 상 MPCC의 샘플링 타임이다.

인덕터 L_2 의 스위칭 ON/OFF 상태에 따라 표현하면 식 (3.6)과 같다.

$$i_{L2}(k_2+1) = \begin{cases} i_{L2_on}(k_2+1) = i_{L2}(k_1) + \frac{V_g}{L_2} T_{s_L2} \\ i_{L2_off}(k_2+1) = i_{L2}(k_1) + \frac{V_g - V_o}{L_2} T_{s_L2} \end{cases} \quad (3.6)$$

여기서 T_{s_L2} 는 L_2 상 MPCC의 샘플링 타임이다.

식 (3.5)와 식 (3.6)을 통해 인덕터 L_1 과 L_2 상의 MPCC 비용함수 방정식 g_{L1} 과 g_{L2} 는 다음과 같이 표현된다.

$$g_{L1} = |i_{L_ref}(k_1+1) - i_{L1}(k_1+1)| \quad (3.7)$$

$$g_{L2} = |i_{L_ref}(k_2+1) - i_{L2}(k_2+1)| \quad (3.8)$$

Fig 3.5는 제안된 인터리빙 기법을 적용했을 때 두 위상의 인덕터 전류 파형을 보여준다. 여기서 파란색과 주황색의 실선은 ON의 기울기를 점선은 OFF의 기울기를 나타낸다.

두 위상의 인덕터 전류 $i_{L1}(k_1)$ 및 $i_{L2}(k_2)$ 는 미리 결정된 샘플링 타임에서 이산 시간 모델로부터 미래 값을 예측하고 기준 i_{Lref} 에 비해 작은 오차로 스위칭 상태를 선택한다. 따라서 샘플링 타임을 변경하면 비용 함수와 기준 간의 비교 순간이 변경된다. 결과적으로, 각 상의 스위칭 상태가 독립적으로 변경되어 인터리빙 효과가 구현된다.

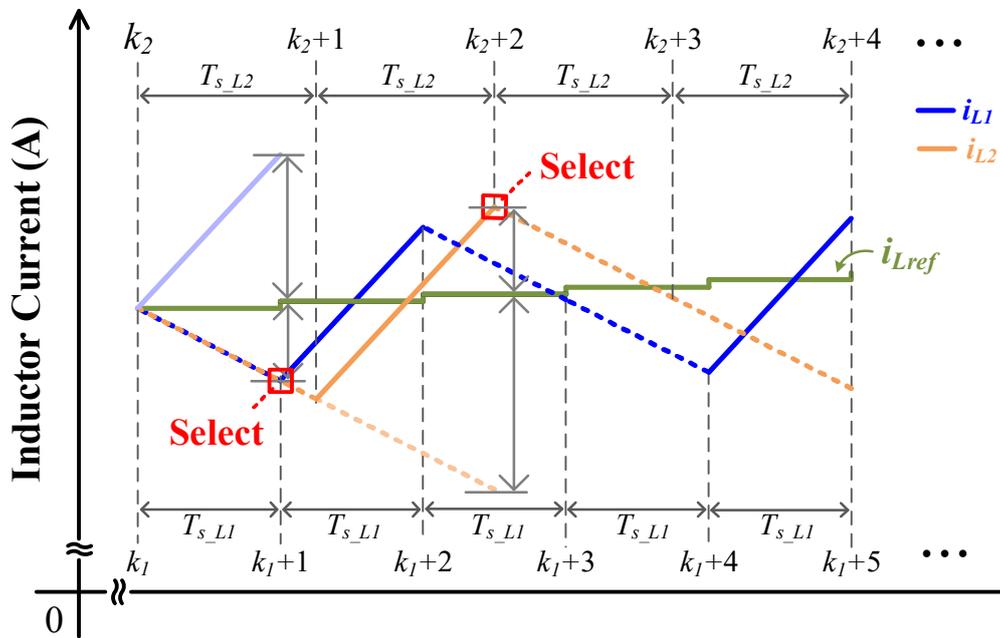


Fig. 3.5 Inductor current switching operation waveform according to cost function comparison of the proposed interleaving method.

Fig. 3.6은 제안한 인터리빙 기법의 샘플링 타임 변화에 대한 인덕터 전류의 스위칭 주기에 따른 인덕터 전류 파형을 나타낸다. 두 상의 인덕터 전류 기울기가 스위칭 주기가 시작과 마지막에 겹쳐지게 되는 한 주기를 T 이라고 한다. T_{L1} 과 T_{L2} 는 각각 두 상의 인덕터 전류 i_{L1} , i_{L2} 의 한 스위칭 주기를 나타낸다.

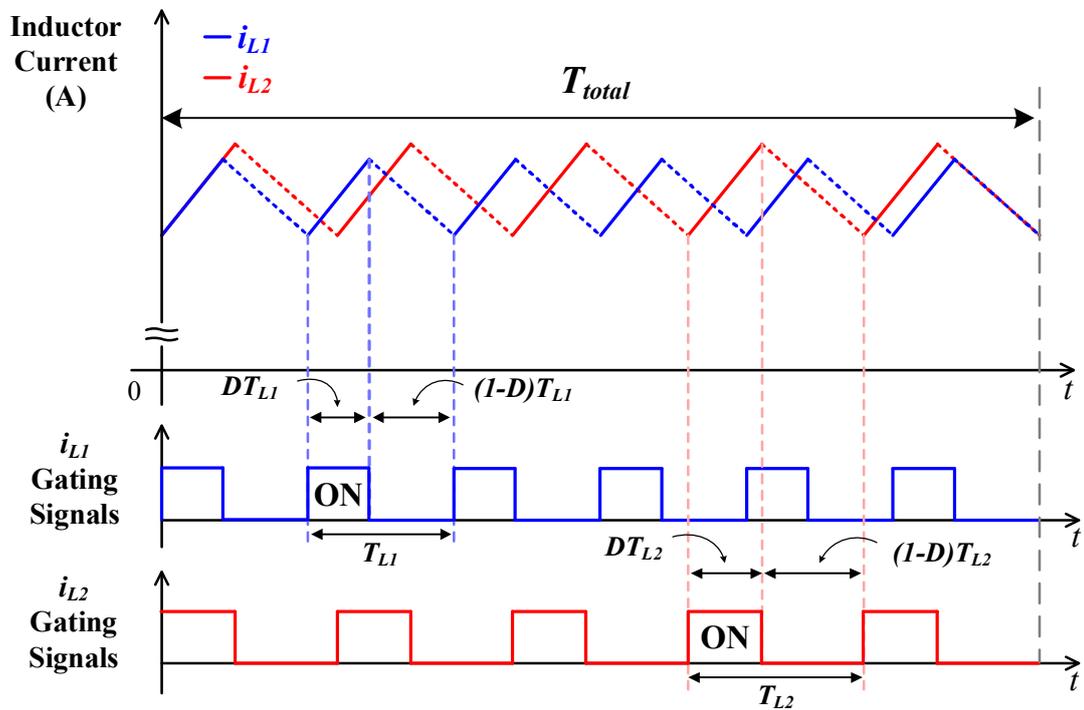


Fig. 3.6 Inductor current switching period waveform of the proposed interleaving method.

3.2.1 제안하는 가변 샘플링 타임 인터리빙 기법의 조건

제안하는 기법 분석의 편의를 위해 다음과 같은 가정을 한다.

- 1) 컨버터는 CCM에서 동작한다.
- 2) 출력 전압 V_o 에는 DC 성분만 포함되어 있다.
- 3) 변수에 따른 샘플링 타임 T_s 와 인덕터 전류의 스위칭 주기는 비례한다.
- 4) 샘플링 주파수가 매우 높기 때문에 T 동안 전압은 일정하다.

Fig. 3.7은 인덕터 L_2 상의 샘플링 타임에 대해 변수 $1+\delta$ 를 사용하여 샘플링 타임을 변경한 경우를 보여주며, 여기서 δ 는 양의 변수이다.

두 상 중 스위칭 주기가 더 긴 상의 기준 스위칭 주기를 T_{std} 라고 하고, 다른 비교되는 상의 스위칭 주기를 T_{comp} 라고 한다.

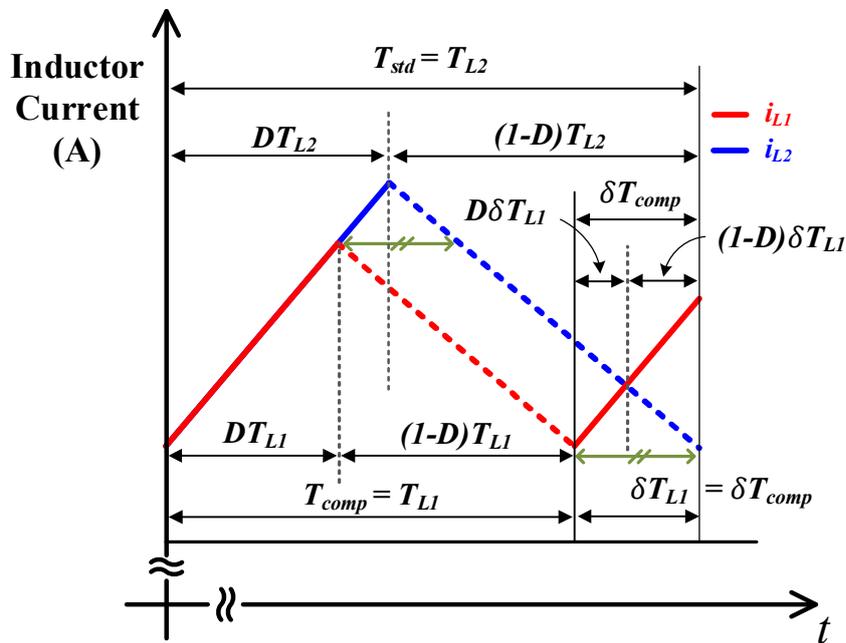


Fig. 3.7 One switching period of two-phase inductor current waveform of the proposed interleaving method.

그림에 도시된 바와 같이, 스위칭 주기 T_{std} 와 T_{comp} 의 차이는 δT_{comp} 와 같으며 식 (3.9)과 같이 표현된다.

$$T_{std} = T_{comp} + \delta T_{comp} \quad (3.9)$$

식 (3.9)의 유사성을 이용하여 전류의 상승 기울기와 하강 기울기는 다음과 같이 표현된다.

$$\frac{V_g \times D \delta T_{comp}}{L} \quad (3.10)$$

$$\frac{(V_g - V_o) \times (1 - D) \delta T_{comp}}{L} \quad (3.11)$$

따라서 두 상 중 하나의 샘플링 타임을 변수 $1 + \delta$ 를 사용하여 변경하면 식 (3.10)과 식 (3.11)의 성분이 기준 스위칭 주기 T_{std} 에 포함되어 리플이 증가하게 된다. 이때 리플은 2상 인덕터의 전류가 상승 및 하강 기울기에 의한 합산되는 높이와 상쇄되는 높이 간의 비율로 정의된다. 정의된 리플은 변수 δ 가 0.25일 때 100%에 도달한다. 또한, 한 상의 샘플링 타임에 양의 변수 δ 를 대입하면 샘플링 타임이 길어질수록 인덕터 전류가 포화될 수 있으므로 δ 의 최댓값은 0.25로 설정한다. 추가적으로 음의 변수를 통해 샘플링 타임을 줄인다면 스위칭 주파수가 높아지기 때문에 스위칭 손실을 고려하여 δ 의 최소값은 -0.25로 설정된다. 결과적으로 인터리빙 효과를 구현하기 위한 δ 값의 조건은 $|\delta| < 0.25$, $\delta \neq 0$ 이다.

3.2.2 가변 샘플링 타임에 따른 각 스위칭 상태의 간격 길이 계산

이전 조건에 따라 변수 δ 를 선택하면 식 (3.12)의 관계를 만족한다.

$$A = \sum_{m=1}^n B = \sum_{m=1}^n \{C - (m-1)\delta C\} + \sum_{m=1}^n (m\delta C) \quad (3.12)$$

여기서 상수 A 는 T 의 밀변 길이, 상수 B 는 T_{std} 의 밀변 길이, 상수 C 는 T_{comp} 의 밀변 길이, m 은 B 의 순차적인 주기, n 은 T 내의 T_{std} 의 개수를 의미하며 변수 δ 의 역수이다.

샘플링 타임을 가변하여 생성된 B , C 및 δC 는 동일한 D 와 인덕터 전류 기울기를 가진다. 따라서 삼각형의 닮음을 이용하여 A 를 D 로 두 상의 스위칭 상태에 따른 구간별 기준으로 표현할 수 있다. 식 (3.12)의 관계식에 따르면 B 의 한 주기에 대한 기본 식들을 식 (3.13~3.16)와 같이 나타낼 수 있다.

“간격 1”은 B 의 한 주기 내에서 C 에서 이전 주기의 δC 를 뺀 D 의 간격이며, 다음과 같이 표현된다.

$$D(C - (m-1)\delta C) \quad (3.13)$$

“간격 2”는 B 의 한 주기 내에서 C 에서 이전 주기의 δC 를 뺀 값을 기준으로 한 $(1-D)$ 의 구간으로 식 (3.14)와 같이 표현된다.

$$(1-D)(C - (m-1)\delta C) \quad (3.14)$$

“간격 3”은 B 의 한 주기 내에서 $m\delta C$ 를 기준으로 한 D 의 간격으로 식 (3.15)과 같이 표현된다.

$$D(m\delta C) \quad (3.15)$$

“간격 4”는 B 의 한 주기 내에서 $m\delta C$ 를 기준으로 한 $(1-D)$ 이며 다음과 같이 표현된다.

$$(1-D)(m\delta C) \quad (3.16)$$

증가하는 $m\delta C$ 와 DB 를 고려한 구간은 B 내에서 나누어진다. 이는 Table 3.1과 같이 ‘case 1 ~ case 8’ 까지의 경우로 ‘간격 1 ~ 간격 4’로 표현된다.

Table 3.1 The interval of B one period according to the switching state of the two phases in A .

(3.11), (3.12)			
Case	간격 1		간격 2
1	$\{D - (m-1)D\delta\}C$		$Dm\delta C$ $\left\{ \begin{array}{l} 1-D-D\delta \\ -(m-1)\delta \end{array} \right\}C$
2	$\{D - (m-1)\delta\}C$	$\left\{ \begin{array}{l} (m-1)\delta \\ -(m-1)D \end{array} \right\}C$	$Dm\delta C$ $\left\{ \begin{array}{l} 1-D-D\delta \\ -(m-1)\delta \end{array} \right\}C$
3	$\{D - (m-1)\delta\}C$	$\left\{ \begin{array}{l} (m-1)\delta \\ -(m-1)D \end{array} \right\}C$	$Dm\delta C$ $\left\{ \begin{array}{l} 1-D-D\delta \\ -(m-1)\delta \end{array} \right\}C$
4	$\{D - (m-1)D\delta\}C$		$Dm\delta C$ $\left\{ \begin{array}{l} 1-D-D\delta \\ -(m-1)\delta \end{array} \right\}C$
5	$\{D - (m-1)\delta\}C$	$\left\{ \begin{array}{l} (m-1)\delta \\ -(m-1)D \end{array} \right\}C$	$\{(1-D) - (m-1)(1-D)\delta\}C$
6	$\{D - (m-1)\delta\}C$	$\left\{ \begin{array}{l} (m-1)\delta \\ -(m-1)D \end{array} \right\}C$	$\{(1-D) - (m-1)(1-D)\delta\}C$
7	$\{D - (m-1)D\delta\}C$		$\{(1-D) - (m-1)(1-D)\delta\}C$
8	$\{D - (m-1)D\delta\}C$		$\{(1-D) - (m-1)(1-D)\delta\}C$

(3.13), (3.14)			
Case	간격 3		간격 4
1	$Dm\delta C$		$(1-D)m\delta C$
2	$Dm\delta C$		$(1-D)m\delta C$
3	$Dm\delta C$		$(D-Dm\delta)C$ $(m\delta-D)C$
4	$Dm\delta C$		$(D-Dm\delta)C$ $(m\delta-D)C$
5	$\left\{ \begin{array}{l} D\delta+D \\ +(m-1)\delta-1 \end{array} \right\}C$	$\left\{ \begin{array}{l} 1+D(m-1)\delta \\ -D-(m-1)\delta \end{array} \right\}C$	$(1-D)m\delta C$
6	$\left\{ \begin{array}{l} D\delta+D \\ +(m-1)\delta-1 \end{array} \right\}C$	$\left\{ \begin{array}{l} 1+D(m-1)\delta \\ -D-(m-1)\delta \end{array} \right\}C$	$(D-Dm\delta)C$ $(m\delta-D)C$
7	$\left\{ \begin{array}{l} D\delta+D \\ +(m-1)\delta-1 \end{array} \right\}C$	$\left\{ \begin{array}{l} 1+D(m-1)\delta \\ -D-(m-1)\delta \end{array} \right\}C$	$(D-Dm\delta)C$ $(m\delta-D)C$
8	$\left\{ \begin{array}{l} D\delta+D \\ +(m-1)\delta-1 \end{array} \right\}C$	$\left\{ \begin{array}{l} 1+D(m-1)\delta \\ -D-(m-1)\delta \end{array} \right\}C$	$(1-D)m\delta C$

B 의 특정 조건에 따른 경우는 각각 다음과 같이 8가지로 구분된다.

case 1 : B 의 첫 번째 주기의 간격

case 2 : $DB < m\delta C$ 일 때 B 의 간격

case 3 : B 에서 현재 주기의 C 와 다음 주기의 C 가 존재하는 B 의 간격
이 때, D 의 범위는 $D < 0.5$ 이고 $m\delta C$ 와 DC 는 공배수 관계가 아니다.

case 4 : $D < 0.5$ 이고 $DB < m\delta C < (1-D)B$ 일 때 B 의 간격

case 5 : B 에서 현재 주기의 C 와 다음 주기의 C 가 존재하는 B 의 간격
이 때, D 의 범위는 $D > 0.5$ 이고 $m\delta C$ 와 DC 는 공배수 관계가 아니다.

case 6 : $D > 0.5$ 이고 $DB < m\delta C < (1-D)B$ 일 때 B 의 간격

case 7 : $(1-D)B < m\delta C$ 일 때 B 의 간격

case 8 : B 의 마지막 주기의 간격

여기서 DC 는 C 의 듀티비 D 를 의미한다.

결론적으로 2상 스위칭 상태에 따른 각 구간별 A 의 밀변의 길이를 구한다.
이에 따라 A 에서 변수 δ 의 값과 듀티비 D 에 따른 상쇄되는 간격의 비율이
나타난다.

IV. 성능 검증 및 분석

4.1 최적 샘플링 타임 변수 선정

제안한 기법의 성능을 검증하기 위해 PLECS 시뮬레이션의 3.3kW 컨버터를 사용하였으며, 검증을 위한 PFC 컨버터 회로의 파라미터는 Table 4.1과 같다.

Fig. 4.1은 피크 전압 근처의 $A(T)$ 한 주기에서의 피크-피크 리플과 평균 리플을 보여준다. 그림에서 볼 수 있듯 δ 가 0이면 인터리빙 효과가 없는 상황을 의미한다. $|\delta|$ 가 0.001일 때 변수가 매우 작아 인터리빙 효과가 미비한 상황이며, $|\delta|$ 가 증가함에 따라 인터리빙 효과에 의해 전류 리플이 감소하는 것을 확인할 수 있다. 하지만 0.1 이상의 양의 변수 δ 를 적용하면 리플이 증가한다. 따라서 본 논문에서는 전류 리플이 가장 낮은 음의 변수 -0.2 를 선택한다.

Table 4.1 Electrical parameter of the PFC converter.

Quantity	Value
Input Voltage	220 [V _{rms}]
Line Frequency	60 [Hz]
Output Voltage	380 [V _{dc}]
Load Resistance	46 [Ω]
Sampling Frequency	50 [kHz]
Input Inductance	2.5 [mH]
Output Capacitance	1000 [μ F]

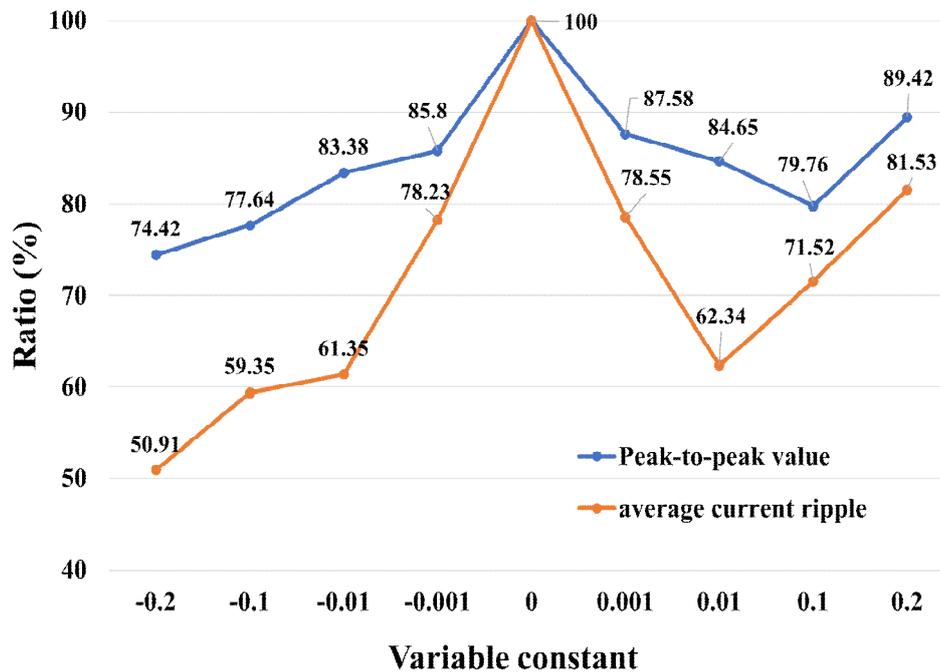
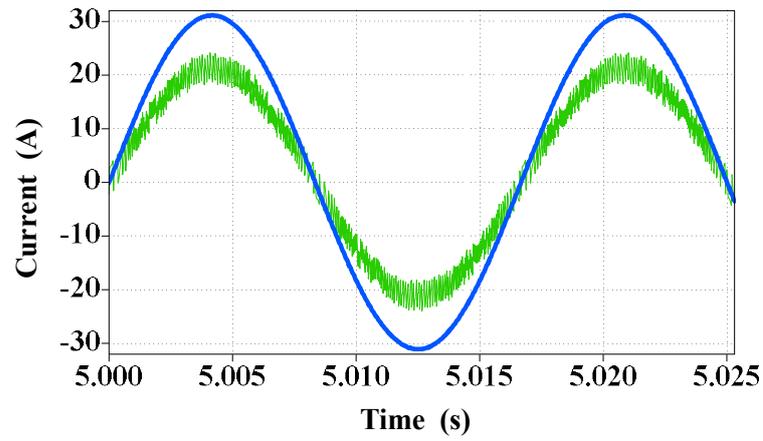
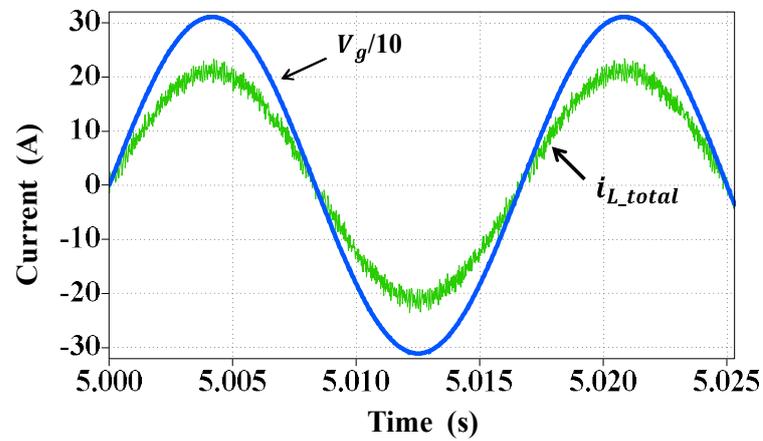


Fig. 4.1 Comparison of peak-to-peak ripple in A one period.

Fig. 4.2는 제안된 인터리빙 기법을 적용하지 않은 경우와 적용한 경우의 입력전류 i_L 과 입력 전압 V_g 의 파형을 각각 보여준다. 적용하지 않은 경우에 비해 피크 전압 부근의 A 의 한 주기 동안의 평균 전류 리플은 49.09% 감소했고, 피크 간 전류 리플은 25.58% 감소함을 보여준다. 또한, 제안한 기법을 적용한 경우 입력 전압과 전류의 역률은 0.99 이상의 높은 값이다.



(a)



(b)

Fig. 4.2 Simulation waveform of the input voltage and input current.

(a) Without Applying the proposed interleaving method,

(b) With applying the proposed interleaving method.

4.2 실험 결과 및 분석

시뮬레이션 결과와 제안한 기법의 성능을 검증하기 위해 Fig. 4.3과 같이 3.3kW 토템폴 브릿지리스 부스트 PFC 컨버터 프로토타입을 사용하여 실험을 진행한다. 실험에 사용된 매개변수는 시뮬레이션과 동일하며, 시뮬레이션을 통해 선정된 최적의 변수를 실험에 적용하였다. 제안한 기법의 성능을 평가하기 위해 오실로스코프를 이용하여 측정 및 분석한다.

또한, 제안한 기법의 성능을 비교하기 위해 PWM 반송파의 위상천이를 통해 인터리빙 효과를 구현하는 스위칭 주파수 50kHz의 평균 전류 모드 제어 기법과 비교 분석을 수행한다. Fig. 4.4는 제안한 기법을 적용한 경우와 적용하지 않은 경우의 입력 전류 i_L 과 2상의 인덕터 전류 i_{L1} , i_{L2} 의 파형을 보여준다.

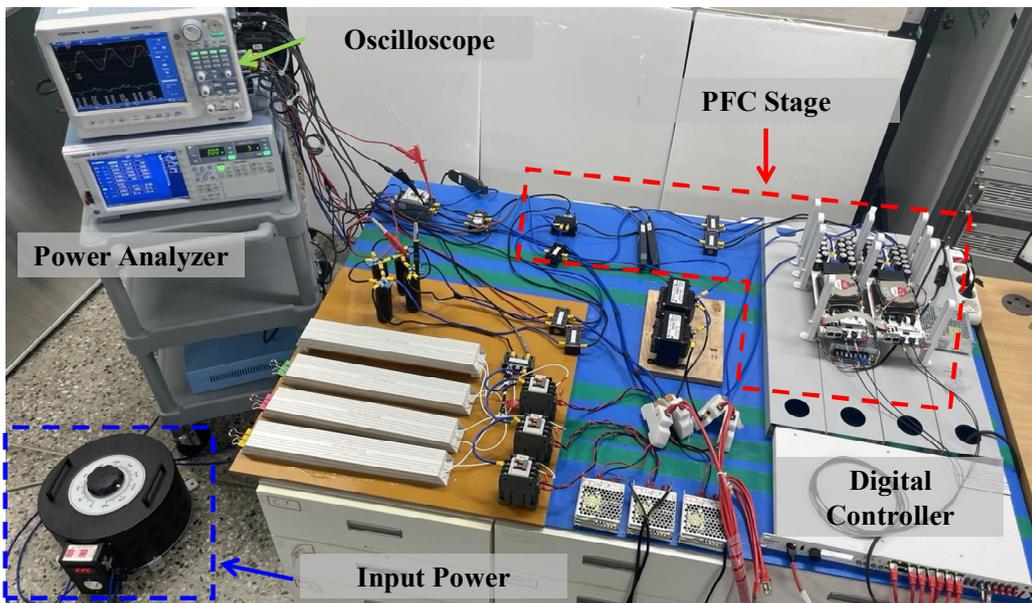
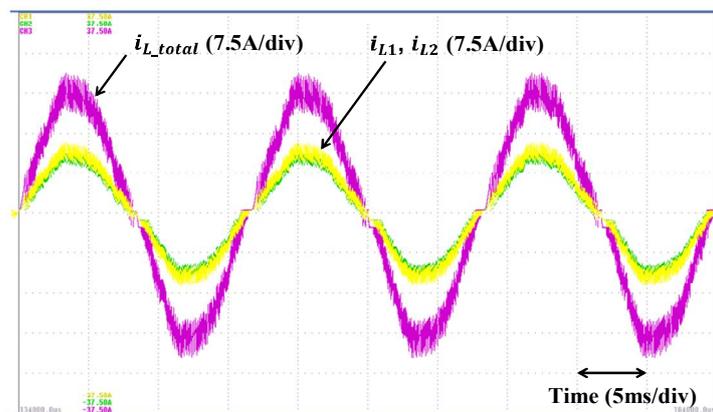
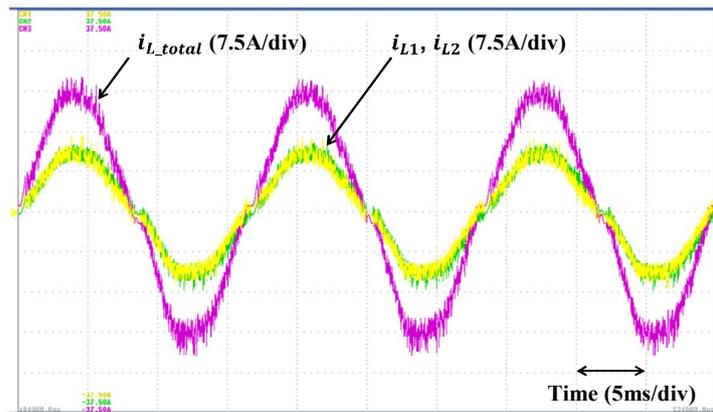


Fig. 4.3 Experimental setup of totem-pole bridgeless boost PFC converter prototype.

Fig 4.4 (a)에서 두 상의 인덕터 전류 i_{L1} , i_{L2} 는 동일한 전류로 i_L 은 i_{L1} 과 i_{L2} 의 합으로 나타난다. 한편, Fig. 4.4 (b)는 제안한 방법을 인덕터 전류 i_L 에 적용한 결과이다. 그 결과 Fig. 4.4 (a)에 비해 입력 전류 i_L 의 전류 리플이 감소함을 보인다. Fig. 4.5는 제안한 기법을 적용하지 않은 경우, 적용한 경우, 기존 제어 기법을 적용한 경우의 입력 전류 i_L , 입력 전압 V_g , 출력 전압 V_o 의 파형 결과를 보여준다.



(a)

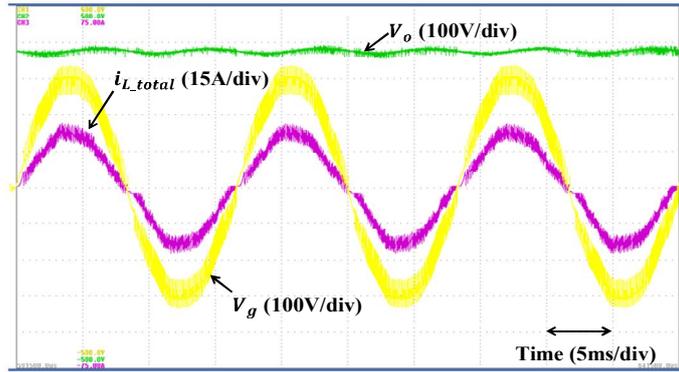


(b)

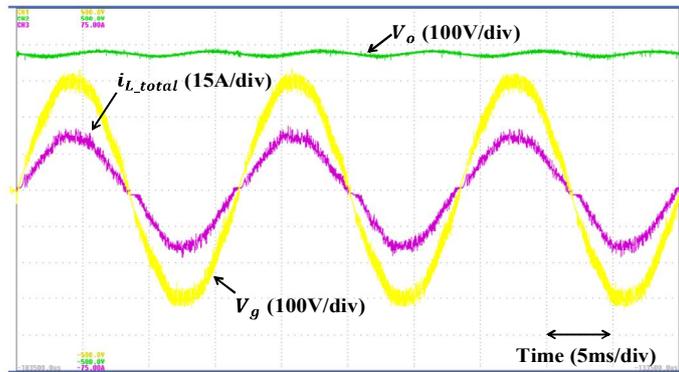
Fig. 4.4 Experimental waveform of model predictive current control for PFC.

(a) Without applying the proposed interleaving method,

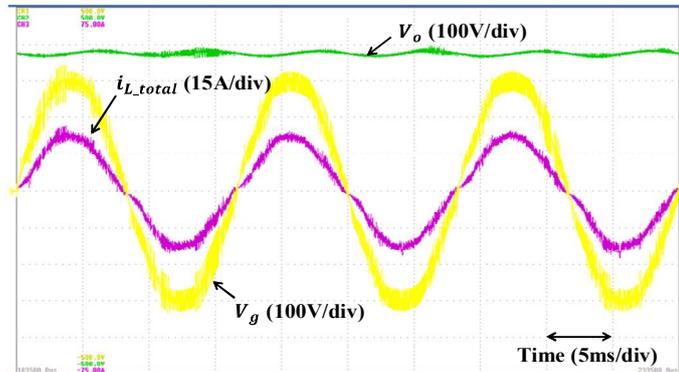
(b) With applying the proposed interleaving method.



(a)



(b)



(c)

Fig. 4.5 Experimental waveform of comparison between proposed method and conventional method.

(a) Without applying the proposed interleaving method,

(b) With applying the proposed interleaving method,

(c) Conventional interleaving method.

Fig. 4.5의 입력 전류 리플률 분석 결과는 Table 4.2과 같다. 제안한 기법과 기존 기법을 비교한 결과, 전류 리플률의 피크-피크 값은 3.6% 더 높게 나타난다. 반면, 평균치는 2.1% 낮은 것으로 나타난다. Fig. 4.6은 제안한 기법과 기존 기법의 측정된 역률 비교를 보여준다. 역률 비교 결과, 제안한 기법은 기존 기법에 비해 전체 부하 조건에서 더 높거나 비슷한 역률을 보이는 것으로 나타난다. 특히, 100% 부하에서는 두 기법 모두 0.99 이상의 높은 역률이 나타나지만 제안한 기법의 역률은 0.9926으로 측정되어 기존 기법보다 높은 역률을 보인다. 또한, 제안한 기법의 THD는 IEC-61000-3-2 Class A 표준을 만족한다. 이러한 결과는 제안한 기법이 입력 전류의 전류 성형 제어에 적합하다는 것을 의미한다. 추가적인 실험으로는 제안한 기법의 75%에서 100%까지 부하 변화에 대한 실험을 수행하였다.

Table 4.2 Ripple rate of input current.

Conditions	Without interleaving	Proposed method	Conventional method
Peak-to-Peak Value Rate (%)	100	76.1	72.5
Average Value Rate (%)	100	51.3	53.4

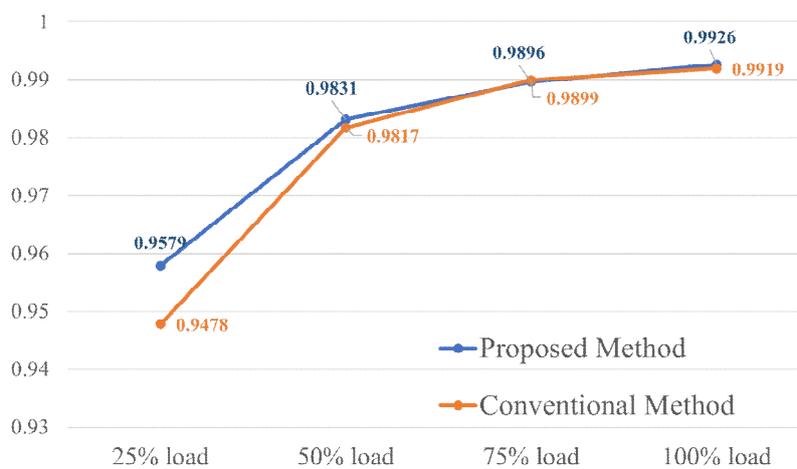


Fig. 4.6 Measurements of the power factor at different load conditions.

Fig. 4.7은 제안한 기법을 적용했을 때 부하 변동 75%에서 100%까지에 따른 과도 응답 특성 파형을 보여준다. 그림에서 볼 수 있듯, 제안한 기법이 부하 변동에도 강인함을 보여준다.

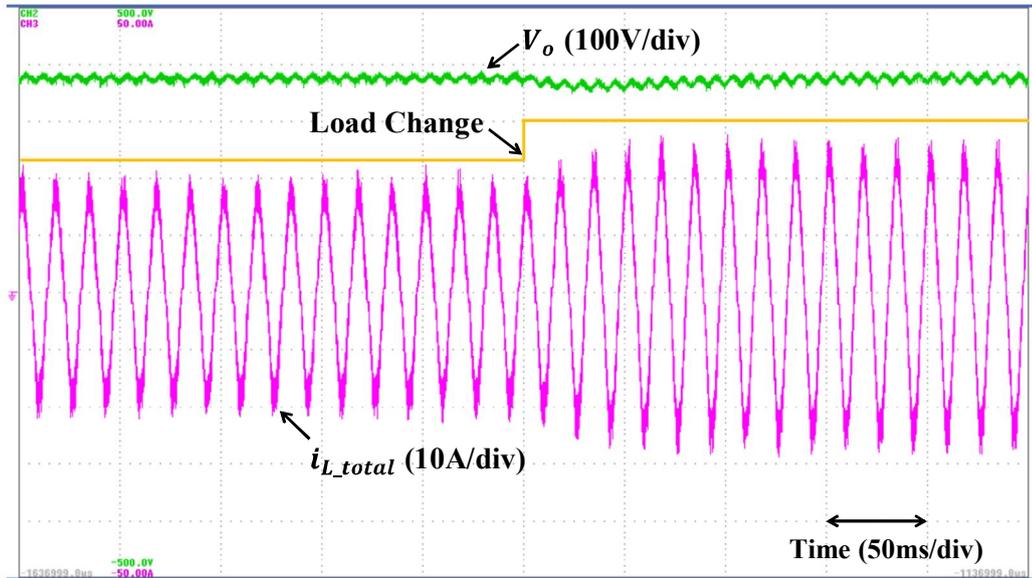


Fig. 4.7 Transient response of input current $i_{L_}$ and output voltage V_o under load fluctuation from 75% to 100% load.

V. 결론

본 논문에서는 토렘폴 브릿지리스 PFC 컨버터의 전류 성형 및 전류 리플 감소를 위한 MPCC를 이용한 가변 샘플링 타임 인터리빙 기법을 제안하였다.

제안한 기법은 FCS-MPC 기술의 MPCC를 기반으로 하기 때문에 스위칭 주파수가 가변적이며, 동시에 별도의 변조기가 필요하지 않는 특징이 있다. 따라서 PWM의 반송파의 위상천이를 이용한 기존의 인터리빙 기법은 구현하기 어렵다는 문제가 있다. 이러한 문제를 극복하기 위해 이산 시간 모델로부터 예측된 미래 값과 비용함수의 비교시간인 샘플링 타임에 가중치를 부여하여 스위칭 주기를 변경하는 방법을 제안하였다. 그 결과 두 상의 스위칭 상태가 독립적으로 동작하도록 하여 인터리빙 효과를 구현하였으며, 시제품 기반의 실제 실험을 통해 제안한 기법의 타당성을 검증하였다.

실험 결과, 제안한 기법은 입력 전류 리플을 감소시키는 효과가 있는 것으로 나타났으며, 특히 100% 부하에서의 역률은 0.99 이상의 높은 역률을 보였다. 또한, 추가적으로 부하 변동 실험을 수행하여 제안한 기법의 강인한 제어기 성능을 확인하였다. 이러한 강인함은 전력 공급의 불안정에 효과적으로 대응하여 안정적이고 효율적인 운영을 가능하게 한다.

본 논문에서 제안 및 검증한 결과들은 향후 고성능 전력변환 시스템에 제어기법으로 적용될 수 있으며, 산업계에서 실용화 및 확장될 수 있을 것으로 판단된다.

뿐만 아니라, 두 개의 상으로 구성된 토렘폴 브릿지리스 부스트 PFC 컨버터의 경우를 중점을 두고 연구되었다. 하지만 두 개 이상의 상으로 구성되는 경우에는 제안한 기법의 적용을 위해서는 추가적인 연구가 필요하다.

참 고 문 헌

- [1] B. Whitaker, A. Barkley, Z. Cole, B. Passmore, D. Martin, T. R. McNutt, A. B. Lostetter, J. S. Lee, and K. Shiozaki, “A high-density, high-efficiency, isolated on-board vehicle battery charger utilizing silicon carbide power devices”, IEEE Transactions on Power Electronics, vol. 29, no. 5, pp. 2606–2617, May 2014.
- [2] M. Yilmaz and P. T. Krein, “Review of battery charger topologies, charging power levels, and infrastructure for plug-in electric and hybrid vehicles,” IEEE Transactions on Power Electronics, vol. 28, no. 5, pp. 2151–2169, May 2013.
- [3] P. Amiri, W. Eberle, D. Gautam, and C. Botting, “An adaptive method for DC current reduction in totem pole power factor correction converters”, IEEE Transactions on Power Electronics, vol. 36, no. 10, pp. 11900–11909, Oct 2021.
- [4] Y. Jia, H. Wu, L. Yang, X. Xu, Y. Liu, F. Yang, and Y. Xing, “Characterization and optimal control of totem-pole PFC converter with high frequency GaN HEMTs and low frequency Si diodes”, IEEE Transactions on Industrial Electronics, vol. 68, no. 11, pp. 10740–10749, Nov 2021.
- [5] J.-Y. Lee, Y.-M. Chang, and F.-Y. Liu, “A new UPS topology employing a PFC boost rectifier cascaded high-frequency tri-port converter”, IEEE Transactions on Industrial Electronics, vol. 46, no. 4, pp. 803–813, Aug 1999.
- [6] R. P. Torrico-Bascope, D. S. Oliveira, C. G. C. Branco, and F. L. M. Antunes, “A UPS with 110-V/220-V input voltage and high-frequency transformer isolation”, IEEE Transactions on Industrial Electronics, vol. 55, no. 8, pp. 2984–2996, Aug 2008.
- [7] Baek, J.; Kim, J.-K.; Lee, J.-B.; Park, M.-H.; Moon, G.-W. “A New Standby Structure Integrated with Boost PFC Converter for Server Power Supply”, IEEE Transactions on Power Electronics, vol. 34, no. 6, pp. 5283–5293, June 2019.

- [8] H. Wang and A. Khaligh, “Interleaved SEPIC PFC converter using coupled inductors in PEV battery charging applications”, 2015 IEEE Applied Power Electronics Conference and Exposition (APEC), Charlotte, NC, USA, 2015, pp. 586–591.
- [9] AN 1273 Compliance Testing, Standards IEC 1000-3-2 (EN 61000-3-2) and IEC 1000-3-3 (EN 61000-3-3), 2000.
- [10] O. Garcia, J. A. Cobos, R. Prieto, P. Alou, and J. Uceda, “Single phase power factor corrections: A survey”, IEEE Transactions on Power Electronics, vol. 18, no. 3, pp. 749–755, May 2003.
- [11] R. M. F. Neto, F. L. Tofoli, and L. C. de Freitas, “A high-power-factor half bridge doubler boost converter without commutation losses”, IEEE Transactions on Industrial Electronics, vol. 52, no. 5, pp. 1278–1285, Oct 2005.
- [12] C. A. Gallo, F. L. Tofoli, and J. A. C. Pinto, “Two-stage isolated switch-mode power supply with high efficiency and high input power factor”, IEEE Transactions on Industrial Electronics, vol. 57, no. 11, pp. 3754–3766, Nov 2010.
- [13] Q. Li, M. A. E. Andersen, and O. C. Thomsen, “Conduction losses and common mode EMI analysis on bridgeless power factor correction”, 2009 International Conference on Power Electronics and Drive Systems (PEDS), Taipei, Taiwan, pp. 1255–1260, Nov 2009.
- [14] L. Huber, Y. Jang, and M. M. Jovanovic, “Performance evaluation of bridgeless PFC boost rectifiers”, IEEE Transactions on Power Electronics, vol. 23, no. 3, pp. 1381–1390, May 2008.
- [15] S. A. Khan, N. A. Rahim, A. H. A. Bakar, and T. C. Kwang, “Single-phase bridgeless zeta PFC converter with reduced conduction losses”. Journal of Power Electronics, vol. 15, no. 2, pp. 356–365, Mar 2015.
- [16] M. Malekanehrad and E. Adib, “Bridgeless buck PFC rectifier with improved power factor”, Journal of Power Electronics, vol. 18, no. 2, pp. 323–331,

Mar 2018.

- [17] Q. Huang and A. Q. Huang, “Review of GaN totem-pole bridgeless PFC”, CPSS Transactions on Power Electronics and Applications, vol. 2, no. 3, pp. 187–196, Sep 2017.
- [18] Y. Jang and M. M. Jovanovic, “Interleaved boost converter with intrinsic voltage-doubler characteristic for universal-line PFC front end”, IEEE Transactions on Power Electronics, vol. 22, no. 4, pp. 1394–1401, Jul 2007.
- [19] X. Yang, Y. Ying, and W. Chen, “A novel interleaving control scheme for boost converters operating in critical conduction mode”, Journal of Power Electronics, vol. 10, no. 2, pp. 132–137, Mar 2010.
- [20] L. Huber, B. T. Irving, and M. M. Jovanovic, “Open-loop control methods for interleaved DCM/CCM boundary boost PFC converters”, IEEE Transactions on Power Electronics, vol. 23, no. 4, pp. 1649–1657, Jul 2008.
- [21] Y. Tang, W. Ding, and A. Khaligh, “A bridgeless totem-pole interleaved PFC converter for plug-in electric vehicles”, 2016 IEEE Applied Power Electronics Conference and Exposition (APEC), Long Beach, CA, USA, pp. 440–445, Mar 2016.
- [22] H. Ko, H. Koh, and Y. Choi, “Model predictive control based current control method for efficiency improvement of boost PFC converter”, The International Council on Electrical Engineering (ICEE) Conference 2023, Hong Kong, pp. 1–6, Jul 2023.
- [23] S. Vazquez, J. I. Leon, L. G. Franquelo, J. Rodriguez, H. A. Young, A. Marquez, and P. Zanchetta, “Model predictive control: A review of its applications in power electronics”, IEEE Industrial Electronics Magazine, vol. 8, no. 1, pp. 16–31, Mar 2014.
- [24] S. Vazquez, J. Rodriguez, M. Rivera, L. G. Franquelo, and M. Norambuena, “Model predictive control for power converters and drives: Advances and trends”, IEEE Transactions on Industrial Electronics, vol. 64, no. 2, pp. 935–947, Feb 2017.

- [25] K. Shi, M. Shoyama and S. Tomioka, “A study of common mode noise current of bridgeless PFC circuit considering voltage change in Y-capacitors”, 2014 International Symposium on Electromagnetic Compatibility, Tokyo, Tokyo, Japan, pp. 73-76, May 2014.
- [26] D. Jaiswal, K.P. Singh, A. N. Tiwari, “Analysis of Bridgeless PFC Boost Converter”, International Journal of Engineering Research & Technology (IJERT), vol. 1, issue 5, Jul 2012.
- [27] Dacol, R.P.; Heerdt, J.A.; Waltrich, G. “Non-Isolated High Current Battery Charger with PFC Semi-Bridgeless Rectifier”, 2019 IEEE 15th Brazilian Power Electronics Conference and 5th IEEE Southern Power Electronics Conference (COBEP/SPEC), Santos, Brazil, pp. 1–6, Dec 2019.
- [28] J. R. Ortiz-Castrillón, G. E. Mejía-Ruíz, N. Muñoz-Galeano, J. M. López-Lezama, and S. D. Saldarriaga-Zuluaga, “PFC Single-Phase AC/DC Boost Converters: Bridge, Semi-Bridgeless, and Bridgeless Topologies”, Applied Sciences, vol. 11, no. 16, pp. 7651, Aug 2021.
- [29] B. Su, J. Zhang, and Z. Lu, “Totem-pole boost bridgeless PFC rectifier with simple zero-current detection and full-range ZVS operating at the boundary of DCM/CCM”, IEEE Transactions on Power Electronics, vol. 26, no. 2, pp. 427–435, Feb 2011.
- [30] B. Su and Z. Lu, “An interleaved totem-pole boost bridgeless rectifier with reduced reverse-recovery problems for power factor correction”, IEEE Transactions on Power Electronics, vol. 25, no. 6, pp. 1406–1415, Jun 2010.
- [31] J. Sebastian, J. A. Cobos, J. M. Lopera, and J. Uceda, “The determination of the boundaries between continuous and discontinuous conduction modes in PWM DC-to-DC converters used as power factor preregulators”, IEEE Transactions on Power Electronics, vol. 10, no. 5, pp. 574–582, Sep 1995.
- [32] K. Yao, J. Li, F. Shao and B. Zhang, “Parallel Fixed Switching Frequency CRM and DCM Boost PFC Converter With High Power Factor”, in IEEE Transactions on Power Electronics, vol. 37, no. 3, pp. 3247-3258, Mar 2022.

- [33] Narahariseti, K.; Channegowda, J.; Green, P.B. “Design and modeling of CCM average current control PFC AC-DC Boost converter”, 2021 IEEE Green Technologies Conference (GreenTech), Denver, CO, USA, pp. 403–408, Apr 2021.
- [34] L. Wang, Q. H. Wu, W. H. Tang, Z. Y. Yu and W. Ma, “CCM-DCM average current control for both continuous and discontinuous conduction modes boost PFC converters”, 2017 IEEE Electrical Power and Energy Conference (EPEC), Saskatoon, SK, Canada, pp. 1-6, Oct 2017.
- [35] J. Rodriguez and P. Cortes, Predictive Control of Power Converters and Electrical Drives. Hoboken, NJ, USA: Wiley, 2012.
- [36] J. Rodriguez, M. P. Kazmierkowski, J. R. Espinoza, P. Zanchetta, H. Abu-Rub, H. A. Young, and C. A. Rojas, “State of the art of finite control set model predictive control in power electronics”, IEEE Transactions on Industrial Informatics, vol. 9, no. 2, pp. 1003–1016, May 2013.
- [37] C. Xia, T. Liu, T. Shi, and Z. Song, “A simplified finite-control-set model predictive control for power converters”, IEEE Transactions on Industrial Informatics, vol. 10, no. 2, pp. 991–1002, May 2014.
- [38] S. Kouro, M. A. Perez, J. Rodriguez, A. M. Llor, and H. A. Young, “Model predictive control: MPC’s role in the evolution of power electronics”, IEEE Industrial Electronics Magazine, vol. 9, no. 4, pp. 8–21, Dec 2015.
- [39] S. Kouro, P. Cortes, R. Vargas, U. Ammann, and J. Rodriguez, “Model predictive control—A simple and powerful method to control power converters”, IEEE Transactions on Industrial Electronics, vol. 56, no. 6, pp. 1826–1838, Jun 2009.
- [40] T. Geyer and D. E. Quevedo, “Multistep finite control set model predictive control for power electronics”, IEEE Transactions on Power Electronics, vol. 29, no. 12, pp. 6836–6846, Dec 2014.

감사의 글

석사과정을 진행하면서 저의 학위논문이 잘 마무리될 수 있게 많은 분들의 도움이 있었습니다. 감사한 마음을 전하기엔 턱없이 부족한 글이지만 이 글을 통해 전하고자 합니다.

먼저 석사 학위과정동안 바쁘신 중에도 부족한 제자에게 누구보다도 큰 도움 주시고 이끌어주시며 결실을 맺을 수 있게 지도해주신 최영준 교수님께 먼저 머리 숙여 깊은 감사를 드립니다. 교수님은 연구자로서 삶의 지표가 되어주셨으며, 덕분에 많은 경험과 좋은 연구를 할 수 있었습니다. 고맙습니다.

학위논문이 완성될 수 있도록 부족한 점을 따뜻한 격려와 조언을 통해 세심하게 심사 해주신 김호찬, 진영규 교수님께도 감사드립니다.

또한, 학부과정부터 석사과정을 마무리하기까지 전기공학의 많은 가르침을 주신 김일환 총장님, 이개명 교수님, 김세호 교수님, 김호민 사장님 학과 모든 교수님들께도 감사드립니다.

여러모로 도움을 주셨던 연구실 선배분들과 후배분들께도 감사하다는 말씀 전하고 싶습니다. 우선 전력전자연구실 인원을 가족처럼 챙겨주시는 진홍이 형, 야깁없는 충고와 조언으로 도움을 주시는 명석이 형, 연구실 분위기를 밝고 긍정적으로 만들어주시는 승현이 형, 연구실 운영에 있어서 학생들을 우선으로 생각해주시는 아선 누나, 한국에 유학 와서 열심히 연구하는 Nguyen, Everything is okay!. 학부때부터 짝 같이봐온 항상 열심히하는 창완, 늦은 나이에 대학원 입학해서 고생 많이 하신 형석이 형, 매사에 적극적이고 열정 넘치는 유섭, 정신없지만 할 거는 다 하는 유능한 회정, 연구실의 모든 물품을 파악하고 있고 모든 일에 관심이 많은 정현, 슬슬 연구에 관심 가지기 시작한 현진, 밤 늦게 까지 내 옆을 지켜주는 신형 2호관 수호신 태석. 모두 감사하다는 말을 전하고 싶습니다.

뿐만 아니라, 대학원 생활 동안 함께 힘이 되어준 전기 멤버들에게 감사의 말 전하고 싶습니다. 서울에서 학위 과정 중에도 제주대에 참 관심 많은 대장 김태운 형님, 학부과정을 마무리 지을 즈음 진로 고민하고 있을 때 대학원을

추천해 준 게 엇그제 같은데 시간 참 빠르네요. 내 장난 잘 받아주고 궁금증을 해결해 주는 든든한 조력자 지훈, 항상 고맙다. 석사 학위과정 동반자 현준, 대학원 같이 해보자는 말 믿고 끝까지 함께 해줘서 고맙고 까칠한 형이랑 같이 연구하느라 고생 많았어. 중요한 건 꺾이지 않는 마음 강철 멘탈 주일, 덕분에 많이 웃었다. 앞으로가 더 고생하겠지만 열심히 하면 좋은 결과가 있지 않을까? 힘내라. 힘들어할 때 옆에서 공감해 주는 극 F의 사나이 영민, 덕분에 버틸 수 있었다. 그리고 전주깬 멤버는 아니지만 영민이와 함께 버팀목이 되어준 스마트한 범석, 남은 학위 과정 힘내보자. 다들 정말 고맙습니다.

다음으로 가장 소중한 가족에게 감사의 마음을 전하려 합니다. 손자가 공부한다고 아낌없이 지원해주시는 할아버지와 할머니, 밥은 먹었냐며 환한 미소로 언제나 저를 반겨주시는 외할아버지와 외할머니, 못난 아들을 믿어주시고 묵묵히 응원해주시는 아버지와 어머니, 부모님께서 주신 은혜에 보답할 수 있는 자랑스러운 아들이 되도록 노력하겠습니다. 그리고 본인보다 저를 더 걱정해주는 동생 진솔이에게도 고맙다는 말 전하고 싶습니다. 그 외 저를 응원해주시는 친척분들과 지인분들께도 감사드립니다.

끝으로 석사 학위과정 동안의 시간들이 앞으로 있을 제 인생 속의 선택과 도전에 있어 훌륭한 밑거름이 되리라 믿어 의심치 않습니다. 도움을 주신 모든 분들께 다시 한번 감사의 말 전하며 이 글을 마치려 합니다. 감사합니다.

2023년 12월

고 현 규 올림